

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP2005/013402

International filing date: 21 July 2005 (21.07.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2005-047481
Filing date: 23 February 2005 (23.02.2005)

Date of receipt at the International Bureau: 01 September 2005 (01.09.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2005年 2月23日

出 願 番 号
Application Number: 特願2005-047481

パリ条約による外国への出願
に用いる優先権の主張の基礎
となる出願の国コードと出願
番号

J P 2005-047481

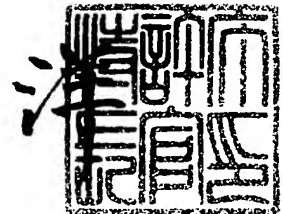
The country code and number
of your priority application,
to be used for filing abroad
under the Paris Convention, is

出 願 人
Applicant(s): 株式会社アライドマテリアル

2005年 8月17日

特許庁長官
Commissioner,
Japan Patent Office

小 川



【書類名】 特許願
【整理番号】 108222
【提出日】 平成17年 2月23日
【あて先】 特許庁長官殿
【国際特許分類】 H05K 3/42
H01L 27/14
H01L 33/00

【発明者】

【住所又は居所】 兵庫県伊丹市昆陽北一丁目1番1号 株式会社アライドマテリアル内

【氏名】 桧垣 賢次郎

【発明者】

【住所又は居所】 兵庫県伊丹市昆陽北一丁目1番1号 株式会社アライドマテリアル内

【氏名】 高木 大輔

【発明者】

【住所又は居所】 兵庫県伊丹市昆陽北一丁目1番1号 株式会社アライドマテリアル内

【氏名】 石津 定

【発明者】

【住所又は居所】 兵庫県伊丹市昆陽北一丁目1番1号 株式会社アライドマテリアル内

【氏名】 筑木 保志

【特許出願人】

【識別番号】 000220103

【氏名又は名称】 株式会社アライドマテリアル

【代理人】

【識別番号】 100087701

【弁理士】

【氏名又は名称】 稲岡 耕作

【選任した代理人】

【識別番号】 100101328

【弁理士】

【氏名又は名称】 川崎 実夫

【先の出願に基づく優先権主張】

【出願番号】 特願2004-231085

【出願日】 平成16年 8月 6日

【手数料の表示】

【予納台帳番号】 011028

【納付金額】 16,000円

【提出物件の目録】

【物件名】 特許請求の範囲 1

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【書類名】特許請求の範囲

【請求項 1】

片面が、半導体素子搭載のための主面、反対面が、他部材との接続のための外部接続面とされる板状の絶縁部材となる、所定の平面形状を有する領域を複数、包含するセラミック製の集合基板であって、当該集合基板の、個々の絶縁部材となる領域内の所定位置、および、各領域とその外側の領域との境界線を跨ぐ位置のうちの少なくとも一方に、それぞれ、集合基板を厚み方向に貫通する貫通穴が設けられると共に、各貫通穴は、集合基板の厚み方向の1箇所に、貫通穴の他の部分より開口寸法の小さい最小穴部が設けられ、貫通穴の内面が、主面側および外部接続面側の開口から最小穴部にかけて、それぞれ、開口寸法が徐々に小さくなるようにテーパ状に形成されることを特徴とする集合基板。

【請求項 2】

熱伝導率が 10 W/mK 以上である請求項 1 記載の集合基板。

【請求項 3】

熱膨張係数が $10 \times 10^{-6}/^{\circ}\text{C}$ 以下である請求項 1 記載の集合基板。

【請求項 4】

集合基板のもとになる前駆体を焼成して集合基板を形成した後、貫通穴が形成される請求項 1 記載の集合基板。

【請求項 5】

請求項 1 記載の集合基板の、絶縁部材となる領域の主面側に、半導体素子搭載用の電極層、外部接続面側に、他部材との接続用の電極層、貫通穴内に、主面側の電極層と外部接続面側の電極層とを接続する導電層を形成すると共に、当該集合基板を、各領域ごとに切り出して形成される絶縁部材を備えることを特徴とする半導体素子搭載部材。

【請求項 6】

外部接続面に設けられる電極層の最表面の少なくとも一部が、Auによって形成される請求項 5 記載の半導体素子搭載部材。

【請求項 7】

絶縁部材の主面に設定される半導体素子搭載のための領域を囲むように、絶縁部材の主面上に積層される枠体を備える請求項 5 記載の半導体素子搭載部材。

【請求項 8】

絶縁部材と枠体の熱膨張係数が、共に $10 \times 10^{-6}/^{\circ}\text{C}$ 以下で、かつ、枠体の熱膨張係数と絶縁部材の熱膨張係数との差が $3 \times 10^{-6}/^{\circ}\text{C}$ 以下である請求項 7 記載の半導体素子搭載部材。

【請求項 9】

絶縁部材の主面の、枠体で囲まれる半導体素子搭載のための領域の面積の80%以上が、少なくとも、半導体素子搭載用の電極層を含む金属層によって覆われる請求項 7 記載の半導体素子搭載部材。

【請求項 10】

絶縁部材の貫通穴が、集合基板の、各領域とその外側の領域との境界線を跨ぐ位置に形成され、その最小穴部が、導電層を形成する導電材料によって埋められて、絶縁部材を切り出す前の貫通穴が、集合基板の厚み方向に閉じられると共に、切り出した後の貫通穴の少なくとも一部が、絶縁部材の、主面および外部接続面と交差する側面において開放される請求項 5 記載の半導体素子搭載部材。

【請求項 11】

請求項 7 記載の半導体素子搭載部材のうち、絶縁部材の主面の、枠体で囲まれる領域に、半導体素子としての撮像素子が搭載されると共に、枠体の上面に、当該枠体内を閉じるための、透光性の材料からなる蓋体が接合されることを特徴とする撮像装置。

【請求項 12】

請求項 5 または 10 記載の半導体素子搭載部材のうち、絶縁部材の主面に、半導体素子としての発光素子が搭載されると共に、蛍光体および保護樹脂のうちの少なくとも一方で封止されることを特徴とする発光ダイオード構成部材。

【請求項 1 3】

絶縁部材の主面に設けられる電極層の最表面の少なくとも一部が、A g、A l または A l 合金によって形成される請求項 1 2 記載の発光ダイオード構成部材。

【請求項 1 4】

凹部を有するパッケージを備え、このパッケージの凹部の底面に、請求項 1 2 記載の発光ダイオード構成部材が搭載されると共に、凹部の開口が、発光ダイオード構成部材からの光を透過しうる材料からなる封止キャップまたはレンズによって封止されることを特徴とする発光ダイオード。

【書類名】明細書

【発明の名称】集合基板、半導体素子搭載部材、撮像装置、発光ダイオード構成部材、および発光ダイオード

【技術分野】

【0001】

本発明は、板状の絶縁部材となる、所定の平面形状を有する領域を複数、包含するセラミック製の集合基板と、集合基板を、各領域ごとに切り出した絶縁部材を用いて形成される半導体素子搭載部材と、半導体素子搭載部材を用いて形成される撮像装置および発光ダイオード構成部材と、発光ダイオード構成部材を用いて形成される発光ダイオードとに関するものである。

【背景技術】

【0002】

近年、デジタルカメラやカメラ付携帯電話の普及に伴って、CCD撮像素子、CMOS撮像素子等の撮像素子の需要が急速に広まりつつある。また、画像の高画質化の要求に応じるために、撮像素子の画素数が飛躍的に向上する傾向にある上、特に、デジタル一眼レフカメラの普及に伴って、撮像素子の大型化も進展しつつある。また、近年、発光素子において、大光量の発光や、蛍光体と組み合わせる等して白色の発光が可能となってきたことから、上記カメラ付携帯電話のフラッシュ等として、発光素子を用いた発光ダイオードが広く利用されるようになってきた。

【0003】

そこで、これら発光素子や撮像素子等の半導体素子の高出力化に伴って、その性能を十分に発揮させるために、例えば、AlN等の、高い放熱性を有するセラミックからなる平板状の絶縁部材の片面を、半導体素子搭載のための主面、反対面を、他部材との接続のための外部接続面とすると共に、主面に、半導体素子搭載用の電極層、外部接続面に、他部材との接続用の電極層を形成し、さらに、両面の電極層を、スルーホール内に形成した導電層やビア導体を介して個別に接続した構造を有する半導体素子搭載部材が広まりつつある。

【0004】

上記半導体素子搭載部材は、従来、絶縁部材の前駆体としてのセラミックグリーンシートを、絶縁部材の外形に対応した平面形状に形成すると共に、その所定の位置にスルーホールまたはビア導体用の貫通穴を形成した後、ビア導体の場合は、そのもとになる、セラミックグリーンシートの焼成と同時に焼成されてビア導体を形成する導電性のペーストを、貫通穴に充てんした状態で、セラミックグリーンシートと導電性のペーストとを同時に焼成する、いわゆるコファイア法によって製造されるのが一般的である（例えば、特許文献1、2参照）。

【0005】

また、上記コファイア法によって、主面および外部接続面に電極層を形成するには、例えば、所定の平面形状に形成したセラミックグリーンシートの、主面、および外部接続面となる面に、導電性のペーストを、電極層の形状に対応する所定の平面形状に印刷または塗布し、やはり、セラミックグリーンシートの焼成と同時に焼成して下地金属層を形成した後、この下地金属層の上に、めっき金属層を積層することが行われる。

【特許文献1】特開平11-135906号公報（請求項2、第0002欄～第0003欄）

【特許文献2】特開2002-232017号公報（請求項2、第0005欄）

【発明の開示】

【発明が解決しようとする課題】

【0006】

ところが、半導体素子搭載部材を、1つずつ、コファイア法で製造していたのでは、その生産性が低く、製造コストが高くつくという問題がある。そこで、板状の絶縁部材となる、所定の平面形状を有する領域を複数、包含するセラミック製の集合基板を、前記コフ

ファイア法で形成した後、個々の領域を、ダイシング等によって切り出すことで、一度に複数の絶縁部材を製造することが検討された。

【0007】

しかし、絶縁部材となる領域を複数、包含する大きなセラミックグリーンシートは、焼成時の収縮量が大い上、全体が一様に収縮せず、例えば、矩形のセラミックグリーンシートの場合は、矩形の角よりも各辺の中央部付近が大きく内方に入り込むように収縮する等、不均等に収縮することが多い。そのため、焼成前のセラミックグリーンシート上に、きれいにまっすぐに並ばせて、絶縁部材となる複数個の領域が配列されるように、各領域の貫通穴を形成しても、焼成時の収縮によって、貫通穴の形成位置が不均等にずれてしまうため、形成した集合基板から、各領域を、ダイシング等によって個別に切り出すのが難しくなるという問題がある。また、各領域がきれいに並んでいない状態でも、ダイシング等によって個別に切り出すのを可能とするためには、収縮による各領域の位置ずれを事前に見越して、各領域の形成間隔を広めに設定しなければならず、一枚の集合基板上に形成できる領域の数が少なくなる、材料の無駄が多くなる、といった新たな問題を生じる。

【0008】

そこで、絶縁部材となる領域を複数、包含する大きなセラミックグリーンシートを、あらかじめ焼成して、一枚の集合基板を形成した後、この集合基板上に、絶縁部材となる複数の領域を設定して、各領域ごとに、レーザー加工等によって貫通穴を形成した後、各領域ごとに切り出して絶縁部材を製造することが検討される。この方法では、絶縁部材の主面側および外部接続面側に、それぞれ、化学めっき、電気めっき等によって電極層を形成する工程と同時に、あるいは前後して、形成した貫通穴の内面をメタライズすることで、両電極層を接続する導電層が形成される。

【0009】

しかし、レーザー加工によって形成される貫通穴は、レーザーの入射側から出射側へ向けて、その径が徐々に小さくなるテーパ状に形成されるため、レーザーの出射側において、絶縁部材のいずれかの面と、貫通穴の内面とが鋭角で交わることになる。この鋭角で交わった角の部分は、物理蒸着、印刷、めっき等で形成するメタライズの密着性が弱かったり、膜厚が不均一になったりするため、絶縁部材に電極層、導電層を形成する際に、電極層と導電層との接続不良等を生じやすいという問題がある。

【0010】

本発明の目的は、セラミックグリーンシートを焼成した後、貫通穴を形成する工程を経て製造され、上記貫通穴内に形成される導電層と、主面または外部接続面に形成される電極層とを、接続不良等を生じることなく、確実に接続することができる集合基板を提供することにある。また、本発明の目的は、上記集合基板を、各領域ごとに切り出した絶縁部材を用いて形成される半導体素子搭載部材と、当該半導体素子搭載部材を用いて形成される撮像装置、および発光ダイオード構成部材と、発光ダイオード構成部材を用いて形成される発光ダイオードとを提供することにある。

【課題を解決するための手段】

【0011】

請求項1記載の発明は、片面が、半導体素子搭載のための主面、反対面が、他部材との接続のための外部接続面とされる板状の絶縁部材となる、所定の平面形状を有する領域を複数、包含するセラミック製の集合基板であって、当該集合基板の、個々の絶縁部材となる領域内の所定位置、および、各領域とその外側の領域との境界線を跨ぐ位置のうちの少なくとも一方に、それぞれ、集合基板を厚み方向に貫通する貫通穴が設けられると共に、各貫通穴は、集合基板の厚み方向の1箇所に、貫通穴の他の部分より開口寸法の小さい最小穴部が設けられ、貫通穴の内面が、主面側および外部接続面側の開口から最小穴部にかけて、それぞれ、開口寸法が徐々に小さくなるようにテーパ状に形成されることを特徴とする集合基板である。

【0012】

請求項2記載の発明は、熱伝導率が 10 W/mK 以上である請求項1記載の集合基板で

ある。

請求項3記載の発明は、熱膨張係数が $10 \times 10^{-6}/^{\circ}\text{C}$ 以下である請求項1記載の集合基板である。

請求項4記載の発明は、集合基板のもとになる前駆体を焼成して集合基板を形成した後、貫通穴が形成される請求項1記載の集合基板である。

【0013】

請求項5記載の発明は、請求項1記載の集合基板の、絶縁部材となる領域の主面側に、半導体素子搭載用の電極層、外部接続面側に、他部材との接続用の電極層、貫通穴内に、主面側の電極層と外部接続面側の電極層とを接続する導電層を形成すると共に、当該集合基板を、各領域ごとに切り出して形成される絶縁部材を備えることを特徴とする半導体素子搭載部材である。

【0014】

請求項6記載の発明は、外部接続面に設けられる電極層の最表面の少なくとも一部が、Auによって形成される請求項5記載の半導体素子搭載部材である。

請求項7記載の発明は、絶縁部材の主面に設定される半導体素子搭載のための領域を囲むように、絶縁部材の主面上に積層される枠体を備える請求項5記載の半導体素子搭載部材である。

【0015】

請求項8記載の発明は、絶縁部材と枠体の熱膨張係数が、共に $10 \times 10^{-6}/^{\circ}\text{C}$ 以下で、かつ、枠体の熱膨張係数と絶縁部材の熱膨張係数との差が $3 \times 10^{-6}/^{\circ}\text{C}$ 以下である請求項7記載の半導体素子搭載部材である。

請求項9記載の発明は、絶縁部材の主面の、枠体で囲まれる半導体素子搭載のための領域の面積の80%以上が、少なくとも、半導体素子搭載用の電極層を含む金属層によって覆われる請求項7記載の半導体素子搭載部材である。

【0016】

請求項10記載の発明は、絶縁部材の貫通穴が、集合基板の、各領域とその外側の領域との境界線を跨ぐ位置に形成され、その最小穴部が、導電層を形成する導電材料によって埋められて、絶縁部材を切り出す前の貫通穴が、集合基板の厚み方向に閉じられると共に、切り出した後の貫通穴の少なくとも一部が、絶縁部材の、主面および外部接続面と交差する側面において開放される請求項5記載の半導体素子搭載部材である。

【0017】

請求項11記載の発明は、請求項7記載の半導体素子搭載部材のうち、絶縁部材の主面の、枠体で囲まれる領域に、半導体素子としての撮像素子が搭載されると共に、枠体の上面に、当該枠体内を閉じるための、透光性の材料からなる蓋体が接合されることを特徴とする撮像装置である。

請求項12記載の発明は、請求項5または10記載の半導体素子搭載部材のうち、絶縁部材の主面に、半導体素子としての発光素子が搭載されると共に、蛍光体および保護樹脂のうちの少なくとも一方で封止されることを特徴とする発光ダイオード構成部材である。

【0018】

請求項13記載の発明は、絶縁部材の主面に設けられる電極層の最表面の少なくとも一部が、Ag、AlまたはAl合金によって形成される請求項12記載の発光ダイオード構成部材である。

請求項14記載の発明は、凹部を有するパッケージを備え、このパッケージの凹部の底面に、請求項12記載の発光ダイオード構成部材が搭載されると共に、凹部の開口が、発光ダイオード構成部材からの光を透過しうる材料からなる封止キャップまたはレンズによって封止されることを特徴とする発光ダイオードである。

【発明の効果】

【0019】

請求項1記載の発明においては、貫通穴が、集合基板の厚み方向の1箇所、貫通穴の他の部分より開口寸法の小さい最小穴部が設けられ、貫通穴の内面が、主面側および外部

接続面側の開口から最小穴部にかけて、それぞれ、開口寸法が徐々に小さくなるようにテーパ状に形成されるため、集合基板の主面また外部接続面と、貫通穴の内面とは、いずれの面側においても鈍角で交わることになる。したがって、請求項１記載の発明によれば、物理蒸着、印刷、めっき等によって電極層や導電層を形成する際に、角部におけるメタライズのはく離や膜厚の不均一を大幅に低減させることができ、電極層と導電層とを、接続不良等を生じることなく、確実に接続することが可能となる。そのため、半導体装置の信頼性を向上させることが可能となる。

【００２０】

なお、半導体素子搭載部材の放熱性を高めて、半導体素子の高出力化に対応することを考慮すると、請求項２に記載したように、絶縁部材のもとになる集合基板の熱伝導率は、 10 W/mK 以上であるのが好ましい。また、素子駆動時の熱履歴等によって膨張、収縮した際に半導体素子に過大な応力が加わって当該素子が破損したり、電極層との接合が外れて接合不良を生じたりするのを防止することを考慮すると、請求項３に記載したように、集合基板の熱膨張係数は、 $10 \times 10^{-6}/^{\circ}\text{C}$ 以下であるのが好ましい。

【００２１】

請求項４記載の発明によれば、集合基板のもとになる前駆体としてのセラミックグリーンシートを焼成して集合基板を形成した後、貫通穴を形成しているため、当該セラミックグリーンシートの不均等な収縮による、貫通穴の、不均等な位置ずれを生じることがない。そのため、収縮による位置ずれを事前に見越して、個々の絶縁部材となる領域の形成間隔を広めに設定する必要がなく、一枚の集合基板上に形成できる領域の数を多くすることができる上、材料の無駄を少なくすることが可能となる。

【００２２】

請求項５記載の発明の半導体素子搭載部材は、上記本発明の集合基板の主面および外部接続面に電極層、貫通穴内に導電層を形成すると共に、個々の領域を切り出して形成された絶縁部材を備えるため、主面上に搭載された半導体素子を、上記両電極層と導電層とを介して、接続不良等を生じることなく、確実に、他部材と接続することが可能となる。

なお、絶縁部材の外部接続面に設けた電極層を、他部材に設けた電極層と確実に接続することを考慮すると、請求項６に記載したように、外部接続面に設けた電極層の最表面の少なくとも一部は、Auによって形成するのが好ましい。

【００２３】

また、請求項７に記載したように、絶縁部材の主面に設定される半導体素子搭載のための領域を囲むように、絶縁部材の主面上に枠体を積層した場合には、上記領域に半導体素子を搭載した後、当該枠体の上に蓋体を接合することで、搭載した半導体素子を封止することができる。特に、半導体素子が撮像素子である場合は、透光性の材料からなる蓋体を使用することで、撮像素子に、蓋体を通しての露光が可能な状態で、当該撮像素子を封止することができる。

【００２４】

請求項８記載の発明によれば、枠体の熱膨張係数を、絶縁部材と近づけることによって、両者の接合時に反りが発生するのを防止すると共に、熱履歴による接合不良等の発生を防止することができる。

請求項９記載の発明によれば、例えば、半導体素子が撮像素子である場合には、半導体素子搭載のための領域を覆う、半導体素子搭載用の電極層を含む金属層を遮光層として機能させて、絶縁部材を通して撮像素子の背後から入射する光を遮断して、撮像素子の感度を向上することができる。また、半導体素子が発光素子である場合は、上記金属層を反射層として機能させて、発光ダイオードの発光効率を向上することができる。

【００２５】

請求項１０記載の発明においては、絶縁部材を切り出す前の貫通穴が、当該貫通穴の、絶縁部材の厚み方向の１箇所に設けた最小穴部において、貫通穴の内面に形成する、導電層を形成する導電材料によって埋められて、絶縁部材の厚み方向に閉じられている。そのため、実装した半導体素子の封止時に、保護樹脂等が、貫通穴を介して反対面側に流れ込

むおそれがないため、例えば、集合基板の、半導体素子が搭載された片面側の特定の領域を限定的に封止する手間を省いて、その全面を保護樹脂等で封止することができる。そのため、例えば、半導体素子として発光素子を搭載した発光ダイオード構成部材の小型化を推進することが可能となる。

【0026】

また、集合基板から切り出した絶縁部材の側面においては、貫通穴の内面に形成した導電層を露出させて、はんだフィレットの形成部として機能させることができる。したがって、例えば発光ダイオード構成部材を、発光ダイオードのパッケージや面発光体の基板等の他部材に、はんだ付けによって搭載する際に、形成したはんだフィレットによって外部接続用の電極層を補助して、実装の信頼性を向上させることも可能である。

【0027】

請求項11記載の発明の撮像装置は、枠体を備えた前記請求項7記載の半導体素子搭載部材の、枠体で囲まれた領域に撮像素子を搭載した後、当該枠体の上に、透光性の材料からなる蓋体を接合することで構成される。そのため、撮像素子に、蓋体を通しての露光が可能な状態で、当該撮像素子を封止することができる。

請求項12記載の発明の発光ダイオード構成部材は、前記請求項5または10記載の半導体素子搭載部材の主面上に、発光素子を搭載すると共に、蛍光体および保護樹脂のうちの少なくとも一方で封止した構造を有しており、従来の、発光素子のチップと同様に取り扱って、発光ダイオードのパッケージや、多数の発光素子を面状に配列して構成される面発光体の基板の搭載部に搭載できる上、これらの搭載部に搭載する前に、事前に、発光素子の良否の判定や発光の色合いを調べることができる。また、搭載作業等の際に、発光素子に直接に触れなくてもよいので、静電気等による素子の破損の発生を極力、抑制することもできる。

【0028】

なお、発光素子からの光、特に、蛍光体と組み合わせて白色発光させるために好適な波長600nm以下の光を、できるだけ効率よく、発光ダイオード構成部材の前方側に反射させて、その発光効率を向上することを考慮すると、請求項13に記載したように、絶縁部材の主面側に設けられる電極層の最表層の少なくとも一部は、Ag、AlまたはAl合金によって形成するのが好ましい。また、請求項14記載の発明の発光ダイオードは、上記の発光ダイオード構成部材を使用したものゆえ、高価な発光ダイオードのパッケージ等が無駄にすることなく、効率よく製造できる。

【発明を実施するための最良の形態】

【0029】

図1は、本発明の集合基板1の、実施の形態の一例としての、撮像素子搭載用の絶縁部材2のもとになる集合基板1の一部を拡大した平面図である。また、図2(a)は、上記集合基板1における貫通穴11の部分を拡大した断面図、図(b)は、集合基板1を切り出した絶縁部材2における貫通穴11の部分を拡大した断面図である。また、図3(a)は、絶縁部材2の、主面21側を示す平面図、図(b)は、主面21上に枠体4を接合して形成した半導体素子搭載部材BLを示す平面図、図(c)は、絶縁部材2の外部接続面22側を示す底面図である。さらに、図4は、半導体素子搭載部材BLの、絶縁部材2の主面21上の素子搭載領域21aに、半導体素子としての撮像素子PE1を搭載すると共に、枠体4上に透光性の蓋体FLを接合して形成した撮像装置PE2の断面図である。

【0030】

図1を参照して、この例の集合基板1は、全体がセラミックによって平板状に形成されたもので、板状の絶縁部材2となる、所定の平面形状（図では矩形状）を有する複数の領域1aと、当該複数の領域1aを区画するように、各領域1aの間に縦横のマトリクス状に設けられた、ダイシングによって除去するための一定幅の領域1bとを包含している。図中の一点鎖線は、領域1a、1bを区画するための境界線Lである。また、各領域1aの、互いに平行な2長辺に対応する位置には、それぞれ、複数個（図では8個）ずつの貫通穴11が、上記境界線Lを跨いで形成されている。

【0031】

上記集合基板1は、そのもとになるセラミックの前駆体（セラミックグリーンシート等）を焼成して平板状に形成した後、後加工で、貫通穴11を形成して作製するのが好ましい。これにより、貫通穴11を、従来のコファイア法では形成することが困難な、高い位置精度でもって形成することができる。

図2(a)を参照して、各貫通穴11は、それぞれ、集合基板1の厚み方向の1箇所にはけられた、貫通穴11の他の部分より開口径の小さい、平面形状が円形の最小穴部11aと、この最小穴部11aから、絶縁部材2の主面21側（図において上面側）に向けて径が徐々に大きくなるように円錐テーパ状に形成されて、主面21で円形に開口された第1の穴部11bと、最小穴部11aから、絶縁部材2の外部接続面22側（図において下面側）に向けて径が徐々に大きくなるように円錐テーパ状に形成されて、外部接続面22で円形に開口された第2の穴部11cとを備えている。

【0032】

図の形状を有する貫通穴11を、あらかじめ焼成して平板状に形成した集合基板1に対して、後加工で形成する方法としては、種々の方法が考えられるが、特に、サンドブラスト法を利用した方法によって形成するのが好ましい。すなわち、図1および図2(a)を参照して、集合基板1の外部接続面22側の、貫通穴11の開口に対応する円形の領域を露出させ、それ以外の領域をレジスト膜で保護した状態で、サンドブラスト法によって、集合基板1の露出した領域を、選択的に、厚み方向に穿孔して第2の穴部11cを形成する。それと共に、主面21側においても、同様に、貫通穴11の開口に対応する円形の領域を露出させ、それ以外の領域をレジスト膜で保護した状態で、サンドブラスト法によって、集合基板1の露出した領域を、選択的に、厚み方向に穿孔して第1の穴部11bを形成する。

【0033】

そうすると、サンドブラスト法による穿孔の特徴として、穿孔が進むほど、その開口寸法が小さくなることから、両穴部11b、11cが円錐テーパ状に形成されると共に、両穴部11b、11cの連結部が最小穴部11aとされて、貫通穴11が形成される。この方法では、両穴部11b、11cの穿孔深さや穿孔径を調整することで、最小穴部11aの開口径や、当該最小穴部11aの、絶縁部材1の厚み方向の形成位置を任意に制御することができる。

【0034】

上記の形状を有する貫通穴11においては、第1の穴部11bと、それと連続する主面21とが、鈍角である角度 θ_1 で交わると共に、第2の穴部11cと、それと連続する外部接続面22とが、やはり鈍角である角度 θ_2 で交わることになる。そのため、例えば、物理蒸着、印刷、めっき等によって、後述する電極層31、32や導電層33を形成する際に、第1の穴部11bと主面21との角部、および第1の穴部11cと外部接続面22との角部におけるメタライズのはく離や膜厚の不均一を大幅に低減させることができ、電極層と導電層とを、接続不良等を生じることなく、確実に接続することが可能となる。そのため、半導体装置の信頼性を向上させることが可能となる。

【0035】

なお、上記貫通穴11において、両穴部11b、11cが鋭角で交わっていると、両者の角部である最小穴部11aの部分のメタライズの密着性が低下して、導電層33が、この最小穴部11aの部分で途切れたり、あるいはメタライズの膜厚が不均一になったりするおそれがある。厚みが均一で、最小穴部11aの上下の部分が良好につながれた導電層33を形成するためには、両穴部11b、11cも、鈍角である角度 θ_3 で交わっているのが好ましい。両穴部11b、11cのなす角度 θ_3 を鈍角にするためには、サンドブラスト法等による穿孔の条件を調整して、両11b、11cのテーパの角度を調整すればよい。

【0036】

集合基板1は、熱伝導率が10W/mK以上であるのが好ましい。熱伝導率が10W/

mK以上であれば、半導体素子搭載部材B Lの放熱性を高めて、撮像素子P E 1の高出力化に対応することが可能となる。また、集合基板1は、熱膨張係数が $10 \times 10^{-6}/^{\circ}\text{C}$ 以下であるのが好ましい。熱膨張係数が $10 \times 10^{-6}/^{\circ}\text{C}$ 以下であれば、素子駆動時の熱履歴等によって膨張、収縮した際に撮像素子P E 1に過大な応力が加わって当該素子P E 1が破損したり、接合が外れたりするのを防止することが可能となる。

【0037】

これらの条件を満足する集合基板1を形成する材料としては、AlN、 Al_2O_3 、SiC、 Si_3N_4 、BeO、BN等の絶縁性のセラミックを挙げることができ、コストの点では Al_2O_3 が好ましい。しかし放熱性を考慮すると、集合基板1の熱伝導率は、前記の範囲内でも 80 W/mK 以上、特に 150 W/mK 以上とするのが好ましく、かかる高い熱伝導率を達成するためにはAlNまたはSiCが好ましい。また、撮像素子P E 1との熱膨張係数の差を小さくすることを考慮すると、AlNまたは Al_2O_3 が好ましい。

【0038】

したがって、放熱機能等を最優先するならば、上記のうちでもAlNによって集合基板1を形成するのが特に好ましく、放熱機能がさほど要求されない場合には、 Al_2O_3 によって集合基板1を形成するのが好ましい。ただし、機械的強度等の、集合基板1のその他の物性との兼ね合いや、あるいは、製造コスト等を考慮すると、例えば、上述したセラミックの場合、熱伝導率は、上記範囲内でも特に 300 W/mK 以下とするのが好ましく、熱膨張係数は、上記の範囲内でも特に $4 \times 10^{-6} \sim 7 \times 10^{-6}/^{\circ}\text{C}$ とするのが好ましい。

【0039】

前記各図を参照して、上記集合基板1を用いて、半導体素子としての撮像素子P E 1を搭載するための半導体素子搭載部材B Lを製造するには、まず、各領域1 aを切り出す前の集合基板1の主面2 1に、半導体素子搭載用の電極層3 1、外部接続面2 2に、他部材との接続用の電極層3 2、貫通穴1 1の内面に、両電極層3 1、3 2間を繋ぐ導電層3 3を形成する。

【0040】

このうち、主面2 1側の電極層3 1は、複数個が、各貫通穴1 1に対応して独立して形成される。また、図の例では、個々の電極層3 1は、絶縁部材2となる領域1 aの、互いに平行な矩形の2長辺のうちの1辺に対応する位置に形成した貫通穴1 1から、もう1辺の長辺の方向に向けて延設された矩形状に形成される。一方、外部接続面2 2側の電極層3 2は、やはり複数個が、各貫通穴1 1に対応して独立して形成され、個々の電極層3 2は、絶縁部材2となる領域1 aの、互いに平行な矩形の2長辺のうちの1辺に対応する位置に形成した貫通穴1 1から、もう1辺の長辺の方向に向けて延設された矩形状に形成される。さらに、導電層3 3は、貫通穴1 1の内面の全面を覆うと共に、集合基板1の主面2 1側で電極層3 1、外部接続面2 2側で電極層3 2と接続するように形成される。

【0041】

また、主面2 1には、各電極層3 1と接触しないように隙間gを設けた状態で、金属層5が形成される。金属層5は、電極層3 1と共に、上記主面2 1のうち、枠体4で囲まれた、半導体素子搭載のための領域2 1 aを覆う遮光層として機能して、絶縁部材2を通して、上記領域2 1 aに搭載される撮像素子P E 1の背後から入射する光を遮断して、撮像素子P E 1の感度を向上するために用いられる。

【0042】

電極層3 1と金属層5とは、領域2 1 aの面積の80%以上を覆うように形成するのが好ましい。これにより、電極層3 1と金属層5とを、遮光層として十分に機能させることができる。ただし、複数の電極層3 1は、互いに離間している必要があり、また、金属層5も、各電極層3 1とは互いに離間している必要がある。すなわち、電極層3 1、金属層5間には、必ず隙間gが必要であり、領域2 1 aの面積の100%、つまり、領域2 1の全面を、電極層3 1や金属層5で覆うことはできない。電極層3 1と金属層5との間に、複数の電極層3 1間の短絡を防止しうる十分な隙間gを確保することを考慮すると、電極層3 1と金属層5とは、領域2 1 aの面積の、95%以下を覆うように形成するのが好ま

しい。なお、各電極層31を、好ましくは、領域21aの面積の80～95%を覆うように、大きめに形成して、金属層5を省略することもできる。

【0043】

電極層31、32、および導電層33は、いずれも、従来公知の種々の、導電性に優れた金属材料等によって形成することができる。また、上記各層は、湿式めっき法や、あるいは真空蒸着法、スパッタリング法等の物理蒸着法等の、種々のメタライズ法を利用して、単層構造や、2層以上の多層構造に形成することができる。湿式めっき法では、1回の処理によって十分な厚みを有する金属膜を形成することができるので、電極層31、32や導電層33は単層構造に形成してもよいが、例えば、CuやNiからなる1層または2層の下地層の上に、Ag、Au等の導電性に優れた金属からなる、厚み0.1～10 μ mの表面層を積層した多層構造に形成してもよい。

【0044】

一方、物理蒸着法では、電極層31、32や導電層33を、機能分離した複数の層を積層した多層構造に形成するのが好ましく、かかる層としては、例えば、集合基板1に近い側から順に、

- ・ Ti、Cr、NiCr、Ta、およびこれら金属の化合物等からなり、集合基板1との密着性に優れた密着層、

- ・ Pt、Pd、Cu、Ni、Mo、NiCr等からなり、次に述べる表面層を形成する金属の拡散を防止する機能を有する拡散防止層、ならびに

- ・ Ag、Al、Au等からなり、導電性に優れた表面層

等を挙げることができる。このうち、密着層の厚みは0.01～1.0 μ m程度、拡散防止層の厚みは0.01～1.5 μ m程度、表面層の厚みは0.1～10 μ m程度とするのが好ましい。

【0045】

また、物理蒸着法と湿式めっき法とを組み合わせ、電極層31、32や導電層33を多層構造に形成しても良い。例えば、物理蒸着法によって密着層と拡散防止層とを形成した上に、湿式めっき法によって、CuやNiからなる下地層を形成し、さらに物理蒸着法または湿式めっき法によって、Ag、Al、Au等からなる導電性に優れた表面層を形成することができる。

【0046】

主面21側の電極層31の表面には、例えば、搭載した撮像素子PE1の各端子との間を、ワイヤボンディングWB等を介して接続する際の信頼性を向上するために、Au等からなるボンディングパッドを設けてもよい。また、外部接続面22側の電極層32の表面には、例えば、デジタルカメラ等の基板に設けた電極層との間をはんだ付け等することによって表面実装する際の信頼性を向上するために、Au等からなる対はんだ接合層を設けてもよい。

【0047】

ただし、Auを、前記のように導電材料として使用して、単層構造の電極層31、32を形成したり、多層構造の電極層31、32の最表層に配置したりしている場合は、ボンディングパッドや対はんだ接合層を省略してもよい。また、金属層5は、電極層31と同じ面に形成されることから、電極層31の形成と同時に、同じ層構成を有するように形成すればよい。しかし、金属層5は、単に遮光層として機能すればよいので、例えば、電極層31が、前記のような多層構造に形成される場合であっても、金属層5は、十分な厚みを有する1層のみの単層構造に形成するだけでもよい。

【0048】

電極層31、32、金属層5をパターン形成するには、例えば、メタルマスクや、あるいはフォトリソグラフィによるマスク等を使用して、当該マスクで覆われずに露出した集合基板1の表面を、前記湿式めっき法や物理蒸着法等によって選択的にメタライズすればよい。また、電極層31、32を多層構造とするためには、絶縁部材1の露出した表面に、異なる金属によるメタライズを繰り返し行えばよい。また、導電層33は、主面21

に電極層 3 1 や金属層 5 を形成する際に、あるいは外部接続面 2 2 に電極層 3 2 を形成する際に、あるいはこの両方の作業を行う際に、貫通穴 1 1 の開口をマスクによって覆わずに露出した状態としておくことで、両電極層 3 1、3 2 と同時に、当該両電極層 3 1、3 2 と接続された状態に形成すればよい。

【0049】

次に、上記電極層 3 1、3 2、導電層 3 3、および金属層 5 が形成された集合基板 1 のうち、境界線 L によって区画された領域 1 b を、ダイシング等によって除去すると、残された領域 1 a がばらばらに分離されて、複数個の絶縁部材 2 が形成される。この後、形成された個々の絶縁部材 2 の主面 2 1 上に、例えば、樹脂や低融点ガラス等からなる接合層 B 1 を介して枠体 4 を接合すると、主面 2 1 の、枠体 4 の通孔 4 1 を介して露出した領域 2 1 a が、半導体素子としての撮像素子 P E 1 が搭載される素子搭載部とされた半導体素子搭載部材 B L が製造される。

【0050】

また、集合基板の領域 1 a の形成間隔と合わせて複数の通孔 4 1 を配列した、複数の枠体 4 となる領域を内包する集合基板を作製し、それを、電極層 3 1、3 2、導電層 3 3 および金属層 5 が形成された集合基板 1 の主面 2 1 側に、例えば、樹脂や低融点ガラス等からなる接合層を介して接合した後、上記と同様に、集合基板 1 のうち、境界線 L によって区画された領域 1 b と、枠体 4 の集合基板の、上記領域 1 b と重なる領域とを、ダイシング等によって除去すると、複数個の、絶縁部材 2 と枠体 4 とが積層された半導体素子搭載部材 B L が製造される。

【0051】

枠体 4 は、基板 1 と積層した状態での反り等の変形の発生を防止することや、半導体素子との熱膨張係数の差を小さくすることなどを考慮すると、熱膨張係数が $10 \times 10^{-6} / ^\circ\text{C}$ 以下、特に、 $4 \times 10^{-6} \sim 7 \times 10^{-6} / ^\circ\text{C}$ で、かつ、基板 1 の熱膨張係数との差が $3 \times 10^{-6} / ^\circ\text{C}$ 以下、特に、 $1 \times 10^{-6} / ^\circ\text{C}$ 以下である材料によって形成するのが好ましい。さらに言えば、基板 1 と同じ材料で枠体 4 を形成して、熱膨張係数の差を全く無くしてしまふのが好ましい。例えば、基板 1 を Al_2O_3 で形成する場合は、枠体 2 も Al_2O_3 で形成するのが好ましい。また、枠体 4 は、半導体素子が撮像素子である場合、当該枠体 4 を通して入射する不要な光を遮断するために、遮光性の材料で形成するのが好ましい。

【0052】

図 4 を参照して、本発明の撮像装置 P E 2 は、上記半導体素子搭載部材 B L の領域 2 1 a に、撮像素子 P E 1 を搭載すると共に、当該撮像素子 P E 1 の端子と、電極層 3 1 の、上記領域 2 1 a 内に露出した先端部とを、ワイヤボンディング W B を介して接続した後、枠体 4 上に、樹脂や低融点ガラス等からなる接合層 B 2 を介して、透光性の材料からなる蓋体 F L を接合して構成される。かかる撮像装置 P E 2 によれば、撮像素子 P E 1 に、蓋体 F L を通しての露光が可能な状態で、当該撮像素子 P E 1 を封止することができる。撮像素子 P E 1 の各端子は、ワイヤボンディング W B、電極層 3 1、導電層 3 3、および電極層 3 2 を介して、デジタルカメラ等の基板に設けた電極層等と接続される。

【0053】

図 5 は、本発明の集合基板 1 の、実施の形態の他の例としての、発光素子搭載用の絶縁部材 2 のもとになる集合基板 1 の一部を拡大した平面図である。また、図 6 (a) は、上記集合基板 1 における貫通穴 1 1 の部分を拡大した断面図、図 (b) は、上記集合基板 1 を切り出した絶縁部材 2 における貫通穴 1 1 の部分を拡大した断面図である。また、図 7 (a) は、絶縁部材 2 の、主面 2 1 側を示す平面図、図 (b) は、外部接続面 2 2 側を示す底面図である。さらに、図 8 (a) は、半導体素子搭載部材 B L の、絶縁部材 2 の主面 2 1 に、半導体素子としての発光素子 L E 1 を搭載して、蛍光体および／または保護樹脂 F R で封止した発光ダイオード構成部材 L E 2 を示す断面図、図 (b) は、発光ダイオード構成部材 L E 2 をパッケージ 7 に搭載した発光ダイオード L E 3 を示す断面図である。

【0054】

図 5 を参照して、この例の集合基板 1 は、やはり全体がセラミックによって平板状に形

成されたもので、板状の絶縁部材 2 となる、所定の平面形状（図では矩形状）を有する複数の領域 1 a と、当該複数の領域 1 a を区画するように、各領域 1 a の間に縦横のマトリクス状に設けられた、ダイシングによって除去するための一定幅の領域 1 b とを包含している。図中の一点鎖線は、領域 1 a、1 b を区画するための境界線 L である。また、各領域 1 a の、互いに平行な、図において縦方向の 2 辺に対応する位置には、それぞれ、複数個（図では 3 個）ずつの貫通穴 1 1 が、上記境界線 L の近傍に形成されている。

【0055】

上記集合基板 1 は、前記と同様に、そのもとになるセラミックの前駆体（セラミックグリーンシート等）を焼成して平板状に形成した後、後加工で、貫通穴 1 1 を形成して作製するのが好ましい。これにより、貫通穴 1 1 を、従来のコファイア法では形成することが困難な、高い位置精度でもって形成することができる。また、電極層 3 1、3 2 や導電層 3 3 も、後述するように、焼成後の集合基板 1 の表面に形成するのが好ましい。その場合には、光の反射率に優れるものの、コファイア法によって形成した Mo や W 等からなる下地層の上に、めっき法によって形成することが困難であった Al 製の層を、電極層 3 1 等として形成することもできる。

【0056】

図 6 (a) を参照して、各貫通穴 1 1 は、それぞれ、集合基板 1 の厚み方向の 1 箇所に設けられた、貫通穴 1 1 の他の部分より開口径 d の小さい、平面形状が円形の最小穴部 1 1 a と、この最小穴部 1 1 a から、絶縁部材 2 の主面 2 1 側（図において上面側）に向けて径が徐々に大きくなるように円錐テーパ状に形成されて、主面 2 1 で円形に開口された第 1 の穴部 1 1 b と、最小穴部 1 1 a から、絶縁部材 2 の外部接続面 2 2 側（図において下面側）に向けて径が徐々に大きくなるように円錐テーパ状に形成されて、外部接続面 2 2 で円形に開口された第 2 の穴部 1 1 c とを備えている。

【0057】

これにより、第 1 の穴部 1 1 b と、それと連続する主面 2 1 とが、鈍角である角度 θ_1 で交わると共に、第 2 の穴部 1 1 c と、それと連続する外部接続面 2 2 とが、やはり鈍角である角度 θ_2 で交わるようになるため、例えば、物理蒸着、印刷、めっき等によって、電極層 3 1、3 2 や導電層 3 3 を形成する際に、第 1 の穴部 1 1 b と主面 2 1 との角部、および第 1 の穴部 1 1 c と外部接続面 2 2 との角部におけるメタライズのはく離や膜厚の不均一を大幅に低減させることができ、電極層と導電層とを、接続不良等を生じることなく、確実に接続することが可能となる。そのため、半導体装置の信頼性を向上させることが可能となる。

【0058】

また、上記貫通穴 1 1 のうち、両穴部 1 1 b、1 1 c の角部である最小穴部 1 1 a の部分において、メタライズのはく離や膜厚の不均一が生じると、最小穴部 1 1 a を、導電材料 3 3 a によって良好に埋めることができないおそれがある。そのため、最小穴部 1 1 a を、例えば、電気めっきによって導電層 3 3 を形成する際に、導電材料 3 3 a によって良好に埋めるためには、両穴部 1 1 b、1 1 c も、図 6 (b) に示すように、鈍角である角度 θ_3 で交わっているのが好ましい。両穴部 1 1 b、1 1 c のなす角度 θ_3 を鈍角にするためには、サンドブラスト法等による穿孔の条件を調整して、両穴部 1 1 b、1 1 c のテーパの角度を調整すればよい。

【0059】

図 5 および図 6 (a) を参照して、上記貫通穴 1 1 のうち、第 2 の穴部 1 1 c は、集合基板 1 の、絶縁部材 2 となる領域 1 a と、各領域 1 a 間の領域 1 b との間の、前記境界線 L を跨ぐ位置に形成されている。そして、ダイシング等によって領域 1 b を除去して各領域 1 a を切り出すと、図 6 (b) および図 7 (a) (b) に示すように、半導体素子搭載部材 BL を構成する絶縁部材 2 の側面 2 3 において、上記第 2 の穴部 1 1 c の内面に形成した導電層 3 3 が、開口 1 1 d を介して露出される。そのため、露出された導電層 3 3 をはんだフィレットの形成部として機能させて、発光ダイオード構成部材 LE 2 を他部材、例えば発光ダイオード LE 3 のパッケージ 7 等にはんだ付けによって搭載する際に、形成したはんだ

フィレットによって外部接続用の電極層 3 2 を補助して、実装の信頼性を向上させることが可能となる。

【0060】

かかる形状を有する貫通穴 1 1 を、あらかじめ焼成して平板状に形成した集合基板 1 に対して、後加工で形成する方法としては、先に説明した、サンドブラスト法による形成方法が好適に採用される。この方法では、両穴部 1 1 b、1 1 c の穿孔深さや穿孔径を調整することで、最小穴部 1 1 a の開口径や、当該最小穴部 1 1 a の、絶縁部材 1 の厚み方向の形成位置を任意に制御することができる。

【0061】

図 6 (b) を参照して、上記のようにして制御される、最小穴部 1 1 a の、絶縁部材 2 の厚み方向の形成位置は、主面 2 1 から最小穴部 1 1 a までの距離 h で表して、当該絶縁部材 2 の厚み t_0 の 0 倍を超えると共に、 $2/3$ 倍以下の範囲であるのが好ましい。これにより、最小穴部 1 1 a の上下に穴部 1 1 b、1 1 c を確保して、第 1 の穴部 1 1 b と主面 2 1 とを、鈍角である角度 θ_1 で交わせると共に、第 2 の穴部 1 1 c と外部接続面 2 2 とを、やはり鈍角である角度 θ_2 で交わせることができ、その上に形成される電極層 3 1、3 2 と、導電層 3 3 とを、確実に接続することができる。

【0062】

また、最小穴部 1 1 a より外部接続面 2 2 側の、電極層 3 2 と連続する、第 2 の穴部 1 1 c における導電層 3 3 の露出面積を確保して、はんだフィレットの形成部として十分に機能させることもできる。さらに、前記のサンドブラスト法を利用した形成方法によって、集合基板 1 の両側から形成した第 1 および第 2 の穴部 1 1 b、1 1 c を繋ぐことによって、貫通穴 1 1 を、変形等を生じることなく、確実に形成することもできる。なお、第 2 の穴部 1 1 c における、はんだフィレットの形成部として機能する導電層 3 3 の露出面積を増加させることを考慮すると、上記距離 h は、絶縁部材 2 の厚み t_0 の $1/2$ 倍以下であるのがさらに好ましい。また、前記の形成方法によって貫通穴 1 1 を確実に形成するためには、距離 h は、 $5\ \mu\text{m} \sim 50\ \mu\text{m}$ 程度であるのがさらに好ましい。

【0063】

また、図 6 (a) を参照して、最小穴部 1 1 a の開口径 d は、 $10\ \mu\text{m}$ 以上であるのが好ましい。開口径 d が $10\ \mu\text{m}$ 以上である最小穴部 1 1 a は、前記サンドブラスト法等の、通常の加工方法による貫通穴 1 1 の形成において比較的、精度良く、また個々の貫通穴 1 1 ごとの、最小穴部 1 1 a の開口径 d を揃えた状態で形成することが可能であり、最小穴部 1 1 a を形成するために別の加工工程等を必要としないため、半導体素子搭載部材 B L の生産性を向上して、コストダウンを図ることができる。

【0064】

また、上記最小穴部 1 1 a の開口径 d は、 $200\ \mu\text{m}$ 以下であるのが好ましい。開口径 d が $200\ \mu\text{m}$ 以下であれば、貫通穴 1 1 の内面に導電層 3 3 を形成した際に、後述するように、最小穴部 1 1 a を、より効率よく、導電材料 3 3 a によって埋めることができるため、蛍光体および／または保護樹脂 F R の漏れ等をより確実に防止することが可能となる。

【0065】

なお、貫通穴 1 1 の最小穴部 1 1 a を、サンドブラスト法等の通常の加工方法によってより確実に貫通させることと、貫通穴 1 1 の内面に導電層 3 3 を形成した際に、最小穴部 1 1 a をさらに効率よく、導電材料 3 3 a によって埋めることを考慮すると、最小穴部 1 1 a の開口径 d は、 $50 \sim 150\ \mu\text{m}$ であるのがさらに好ましく、 $75 \sim 125\ \mu\text{m}$ であるのがより一層、好ましい。

【0066】

集合基板 1 は、半導体素子搭載部材 B L の放熱性を高めて、発光素子 L E 1 の高出力化に対応することを考慮すると、熱伝導率が $10\ \text{W}/\text{mK}$ 以上であるのが好ましく、中でも $80\ \text{W}/\text{mK}$ 以上、特に $150\ \text{W}/\text{mK}$ 以上であるのが好ましい。また、機械的強度等の、その他の物性との兼ね合いや製造コスト等を考慮すると、集合基板 1 の熱伝導率は、3

0.0 W/mK以下であるのが好ましい。

【0067】

また、集合基板1は、素子駆動時の熱履歴等によって膨張、収縮した際に発光素子LE1に過大な応力が加わって当該素子LE1が破損したり、接合が外れたりするのを防止することを考慮すると、熱膨張係数が $10 \times 10^{-6}/^{\circ}\text{C}$ 以下であるのが好ましい。また、機械的強度等の、その他の物性との兼ね合いや製造コスト等を考慮すると、集合基板1の熱膨張係数は、 $4 \times 10^{-6} \sim 7 \times 10^{-6}/^{\circ}\text{C}$ であるのが好ましい。

【0068】

これらの条件を満足する集合基板1を形成する材料としては、AlN、 Al_2O_3 、SiC、 Si_3N_4 、BeO、BN等の絶縁性のセラミックを挙げることができる。中でも特に、高い熱伝導率を達成するためには、AlN、SiCが好ましく、発光素子LE1との熱膨張係数の差を小さくするためには、AlN、 Al_2O_3 が好ましい。さらに、コストを最優先するならば、 Al_2O_3 が好ましい。

【0069】

前記各図を参照して、上記集合基板1を用いて、半導体素子としての発光素子LE1を搭載するための半導体素子搭載部材BLを製造すると共に、その主面21に発光素子LE1が搭載され、蛍光体および／または保護樹脂FRで封止された発光ダイオード構成部材LE2を作製するためには、まず、各領域1aを切り出す前の集合基板1の主面21に、半導体素子搭載用の電極層31、外部接続面22に、他部材との接続用の電極層32、貫通穴11の内面に、両電極層31、32間を繋ぐ導電層33を形成する。

【0070】

それと共に、貫通穴11の最小穴部11aを、導電膜33を形成する導電材料33aを堆積させることで埋めて、絶縁部材2を切り出す前の貫通穴11を、集合基板1の厚み方向に閉じた状態とする。これにより、先に説明したように、電極層31上に発光素子LE1を搭載して封止する際に、蛍光体および／または保護樹脂FRが貫通孔11を通して反対面側に流れ込むことを防止して、例えば、集合基板1の、発光素子LE1が搭載された主面21側の特定の領域を限定的に封止する手間を省いて、その全面を蛍光体および／または保護樹脂FRで封止することができるため、発光ダイオード構成部材LE2の小型化をさらに推進することが可能となる。

【0071】

最小穴部11aの、導電材料33aによって埋められる、集合基板1の厚み方向の厚み t_1 は、集合基板1の厚み t_0 の $1/50 \sim 1/2$ 倍であるのが好ましい。厚み t_1 が、集合基板1の厚み t_0 の $1/50$ 以上であれば、封止時に、その重み等によって、閉じられた貫通穴11が抜けて、蛍光体および／または保護樹脂FRが外部接続面22側に流れ込むのを確実に防止することができる。また厚み t_1 が、集合基板1の厚み t_0 の $1/2$ 以下であれば、最小穴部11aより外部接続面22側の、導電層33の露出面積を確保して、はんだフィレットの形成部として十分に機能させることが可能となる。

【0072】

なお、はんだフィレットの形成部として機能する導電層33の露出面積をさらに増加させると共に、封止時に、その重み等によって、閉じられた貫通穴11が抜けて、蛍光体および／または保護樹脂FRが外部接続面22側に流れ込むのをより一層、確実に防止することを考慮すると、最小穴部11aの、導電材料33aによって埋められる、集合基板1の厚み方向の厚み t_1 は、集合基板1の厚み t_0 の $1/20 \sim 1/5$ 倍であるのがさらに好ましい。

【0073】

貫通穴11の内面に形成される導電層33の厚み t_2 は、最小穴部11aの開口径dの0.2～1.0倍であるのが好ましい。厚み t_2 が、開口径dの0.2倍以上であれば、貫通穴11の内面に導電層33を形成した際に、最小穴部11aを、より効率よく、導電材料33aによって埋めることができるため、蛍光体および／または保護樹脂FRの漏れ等をより確実に防止することが可能となる。

【0074】

また、厚み t_2 が開口径 d の1.0倍を超えても、それ以上の効果が得られないだけでなく、余分の導電材料33aを必要とするため、最小穴部11aを埋める際の効率が、却って低下するおそれがある。したがって、厚み t_2 は、開口径 d の1.0倍以下であるのが好ましい。なお、最小穴部11aをより一層、効率よく、導電材料33aによって埋めることを考慮すると、導電層33の厚み t_2 は、最小穴部11aの開口径 d の0.3~0.5倍であるのがさらに好ましい。

【0075】

半導体素子搭載用の電極層31は、集合基板1の、個々の絶縁部材2となる領域1aの主面21側に、それぞれ2つずつ、互いに面方向に離間させて形成することで、絶縁された状態で設けられている。また、外部接続用の電極層32は、上記集合基板1の個々の絶縁部材2となる領域1aの外部接続面22側に、やはり、それぞれ2つずつ、互いに面方向に離間させて形成することで、絶縁された状態で設けられている。そして、主面21側の2つの電極層31と、外部接続面22側の2つの電極層32とは、それぞれ集合基板1の表裏両面で対応するもの同士が、両電極層31、32の、絶縁部材2となる領域1aの外周縁側の、それぞれ3箇所形成した貫通穴11の内面の導電層33を介して接続されている。

【0076】

詳しくは、その平面形状が略矩形状に形成された電極層31と、当該電極層31の一側辺31aから貫通穴11の方向に延長されて、貫通穴11の、主面21側の開口の周囲に達する延設電極層31bと、貫通穴11の内面の導電層33とが一体に形成されて、互いに接続されている。また、その平面形状が略矩形状で、かつ貫通穴11の、外部接続面22側の開口と一部で重なるように形成された電極層32と、貫通穴11の内面の導電層33とが、同様に一体に形成されて、互いに接続されている。

【0077】

外部接続面22に設ける電極層32の面積の合計の、当該外部接続面22の面積に占める割合は、30%以上であるのが好ましい。これにより、発光ダイオード構成部材LE2を、半導体素子搭載部材BLの外部接続面22側の電極層32と、発光ダイオードLE3のパッケージ7や面発光体の基板に設けた電極層との間で、はんだ付けにより表面実装する際に、半導体素子搭載部材BLとパッケージ7や基板との間の放熱経路を十分に確保することができるため、発光ダイオードLE3の高出力化を図ることが可能となる。

【0078】

なお、放熱経路をより一層、十分に確保することを考慮すると、電極層32の面積の合計の、外部接続面22の面積に占める割合は、50%以上であるのが好ましく、70%以上であるのがさらに好ましい。ただし、2つ以上の電極層32を、前記のように互いに面方向に離間させて形成する際の、両電極層32間の絶縁性を十分に確保することを考慮すると、電極層32の面積の合計の、外部接続面22の面積に占める割合は、90%以下であるのが好ましい。

【0079】

電極層31、32、および導電層33は、前記と同様に、導電性に優れた金属材料などを用いて、単層構造や、2層以上の多層構造に形成することができる。電極層31、32をパターン形成するためには、これも前記と同様の方法が採用される。電極層31の表面には、Ag、AlまたはAl合金等からなり、発光素子LE1からの光、特に、波長600nm以下の短波長の光を高い反射率で反射するための反射層を設けてもよい。中でもAlは、特に450nm以下の短波長の光の反射率に優れており、蛍光体と組み合わせて白色発光させるために用いる、短波長の発光素子LE1の発光効率を向上できる点で好ましい。

【0080】

なお、これらの金属を、導電材料として使用して、単層構造の電極層31を形成したり、多層構造の電極層31の最表層に配置したりしている場合は、反射層を省略してもよい。

。また、電極層 3 2 の表面には、先に説明した、Au 等からなる付はんだ接合層を形成してもよいし、Au を導電材料として使用して、単層構造の電極層 3 2 を形成したり、多層構造の電極層 3 2 の最表層に配置したりすることで、付はんだ接合層を省略してもよい。

【0081】

次に、集合基板 1 に包含される各領域 1 a の電極層 3 1 上に、それぞれ発光素子 LE 1 を搭載すると共に、集合基板 1 の全面を、蛍光体および／または保護樹脂 FR で封止した後、集合基板 1 の領域 1 b をダイシング等によって除去すると、残された領域 1 a がはらばらに分離されて、半導体素子搭載部材 BL が形成されるのと同時に、図 8 (a) に示す発光ダイオード構成部材 LE 2 が得られる。発光素子 LE 1 の搭載は、半導体素子搭載部材 BL の電極層 3 1 と、発光素子 LE 1 の、図示しない電極層とを、はんだ層 SL を介してはんだ付けすることによって行われる。

【0082】

発光素子 LE 1 の搭載に使用するはんだとしては、後工程でも、発光ダイオード構成部材 LE 2 をパッケージ 7 や基板にはんだ実装することを考慮すると、比較的融点の高い Au-Sn 系、Au-Ge 系、Au-Si 系等のはんだを用いるのが好ましい。また、発光素子 LE 1 は、はんだ付けでなく、Au パンプを用いて半導体素子搭載部材 BL に搭載しても良い。また、発光素子 LE 1 を、はんだや接着ペーストを用いて、半導体素子搭載部材 BL に搭載した後、発光素子 LE 1 と、電極層 3 1 とを、ワイヤボンディングによって接続しても良い。

【0083】

発光素子 LE 1 を封止するための保護樹脂としては、エポキシ系、シリコン系等の、従来公知の種々の保護樹脂が使用可能である。特に、耐熱性や紫外線に対する耐性等を考慮すると、シリコン系樹脂が好ましい。また、蛍光体としては、例えば波長 600 nm 以下、特に 450 nm 以下の短波長の光を放射する発光素子 LE 1 と組み合わせて白色発光させることができる、従来公知の種々の蛍光体が挙げられる。蛍光体と保護樹脂とを併用する場合は、電極層 3 1 上に搭載した発光素子 LE 1 を、先に、蛍光体で封止後、蛍光体を覆うように保護樹脂で封止するのが好ましい。また、蛍光体と保護樹脂の混合物で封止することもできる。

【0084】

半導体素子搭載部材 BL の面積、すなわち、この例では、絶縁部材 2 の、主面 2 1 および外部接続面 2 2 の面積は、主面 2 1 に搭載する発光素子 LE 1 の面積（主面 2 1 上への投影面積）の 1.1 ～ 4 倍であるのが好ましい。半導体素子搭載部材 BL の面積が、発光素子 LE 1 の面積の 4 倍を超える場合には、その外形を極力、小さくして省スペース化を図り、それによって、半導体素子搭載部材 BL の主面 2 1 側に発光素子 LE 1 を搭載して形成される発光ダイオード構成部材 BL 2 を、従来の発光素子のチップと同様に 1 つの部材として取り扱いながら、発光ダイオード LE 3 のパッケージ 7 に組み込んだり、面発光体の基板に搭載したりすることができなくなるおそれがある。また、半導体素子搭載部材 BL が大きくなりすぎて、発光素子 LE 1 の不良が生じた際に生じる材料の無駄が、従来のパッケージの場合とほとんど変わらなくなってしまうおそれもある。

【0085】

特に、先に説明した熱伝導率の高い材料からなる絶縁部材 2 は高価であるので、その面積は、上記の範囲内でもできるだけ小さくするのが好ましい。すなわち半導体素子搭載部材 BL の面積は、材料の無駄をなくすることを考慮すると、上記の範囲内でも特に、発光素子 LE 1 の面積の 3.5 倍以下とするのが好ましく、3.0 倍以下とするのがさらに好ましい。

【0086】

また、半導体素子搭載部材 BL の面積が、発光素子 LE 1 の面積の 1.1 倍未満では、発光素子 LE 1 の搭載作業が難しくなるおそれがある。また、特に、発光素子 LE 1 の側面側における、保護樹脂等による封止が不十分になるおそれもある。なお搭載の作業性を向上したり、保護樹脂等による封止をより確実にしたりすることを考慮すると、半導体素

子搭載部材B Lの面積は、上記の範囲内でも特に、発光素子L E 1の面積の1.3倍以上とするのが好ましく、1.5倍以上とするのがさらに好ましい。

【0087】

絶縁部材2の厚みは、強度を十分に確保しつつ、半導体素子搭載部材B Lの容積をできるだけ小さくすることを考慮すると、0.1~1mmとするのが好ましく、0.2~0.5mmとするのがさらに好ましい。

上記の発光ダイオード構成部材L E 2を複数個、基板上に搭載すれば面発光体を構成することができる。また、発光ダイオード構成部材L E 2は、発光ダイオードデバイスの最終形態として使用することもできる。例えば、プリント回路基板等の回路基板や、液晶のバックライト構成部材の所望の位置に、リフロー等の方法ではんだ実装して、発光ダイオードとして機能させることもできる。

【0088】

また、図8(b)を参照して、上記の発光ダイオード構成部材L E 2を、凹部7 aを有するパッケージ7の、凹部7 aの底面に設けた2つの電極層7 2上に搭載すると共に、凹部7 aの開口7 bを、発光ダイオード構成部材L E 2からの光を透過し得る材料にて形成した封止キャップまたはレンズL Sで封止すると、発光ダイオードL E 3を得ることができる。

【0089】

発光ダイオード構成部材L E 2の搭載は、半導体素子搭載部材B Lの電極層3 2と、例えばパッケージ7の電極層7 2とを、はんだ層S L 1を介してはんだ付けすることによって行われる。その際、溶融したはんだの一部が、貫通穴1 1のうち第2の穴部1 1 cの内面に形成され、絶縁部材2の側面2 3において露出した導電層3 3に回り込んではんだフ illet S L 2が形成されるため、実装の信頼性が向上する。

【0090】

パッケージ7は、図において上面側に、電極層7 2が形成された基板7 0と、この基板7 0上に積層した、凹部7 aとなる通孔を有する反射部材7 1とを備えている。また、反射部材7 1の通孔は、底面側から開口7 b側へ向けて外方に拡がったすり鉢状に形成されており、その内面が反射面7 1 aとされている。そして、発光ダイオード構成部材L E 2からの光を、この反射面7 1 aの表面によって開口7 bの方向に反射させて、レンズL Sを通して、パッケージ7の外部により効率よく放射させることができる。

【0091】

基板7 0としては、セラミック基板やガラスエポキシ基板等の、絶縁性でかつ耐熱性の基板が用いられる。また、反射部材7 1としては、発光ダイオード構成部材L E 2からの光を効率よく反射させるために、その全体または少なくとも反射面7 1 aが金属によって形成されたものが用いられる。

図9(a)は、本発明の半導体素子搭載部材B Lの、実施の形態の他の例における、貫通穴1 1の部分を拡大した図1 0(a)のV方向矢視側面図、図(b)は、貫通穴1 1の内面に導電膜3 3を形成する前の、同じ貫通穴1 1の状態を示す側面図である。また、図1 0(a)は、上記例の半導体素子搭載部材B Lの主面2 1側を示す平面図、図(b)は、外部接続面2 2側を示す底面図である。さらに、図1 1(a)は、上記例の半導体素子搭載部材B Lのもとになる絶縁部材2を、集合基板1から切り出す前の、貫通穴1 1の部分を拡大した平面図、図(b)は、図(a)のB-B線断面図である。

【0092】

これらの図を参照して、この例の半導体素子搭載部材B Lは、貫通穴1 1の形状以外の点は、先の図5以下の例とほぼ同様に構成される。すなわち、この例の半導体素子搭載部材B Lは、片面が、発光素子搭載のための主面2 1、反対面が、他部材との接続のための外部接続面2 2とされる矩形平板状の絶縁部材2と、この絶縁部材2の主面2 1に、互いに面方向に離間させて形成することで、絶縁された状態で設けられる、発光素子搭載用の2つの電極層3 1と、外部接続面2 2に、互いに面方向に離間させて形成することで、絶縁された状態で設けられる、他部材との接続用の2つの電極層3 2とを備えている。

【0093】

また、主面21側の2つの電極層31と、外部接続面22側の2つの電極層32とは、それぞれ、絶縁部材2の表裏両面で対応するもの同士が、両電極層31、32の、絶縁部材2の外周縁側の、それぞれ1ヶ所に形成した、絶縁部材2を厚み方向に貫通する貫通穴11の内面に形成した導電層33を介して接続されている。

詳しくは、その平面形状が略矩形状で、なおかつ、2つの電極層31間に一定幅の隙間を有する以外は、主面21の全面を覆う電極層31と、貫通穴11の内面の導電層33とが一体に形成されて、互いに接続されている。また、その平面形状が略矩形状に形成された電極層32と、当該電極層32の一侧辺32aから貫通穴11の方向に延長されて、貫通穴11の、外部接続面22側の開口の周囲に達する延設電極層32bと、貫通穴11の内面の導電層33とが一体に形成されて、互いに接続されている。

【0094】

上記半導体素子搭載部材BLと、その主面21に発光素子LE1が搭載され、蛍光体および／または保護樹脂で封止された発光ダイオード構成部材LE2とを作製するためには、先の例と同様に、複数個の絶縁部材2を含む大きさを有する集合基板1を用意し、この集合基板1を、境界線Lによって絶縁部材2となる複数個の領域1aに区画して、所定の位置に貫通穴11を形成すると共に、片面に電極層31、反対面に電極層32、貫通穴11の内面に導電層33を形成し、さらに、電極層31上に発光素子LE1を搭載して蛍光体および／または保護樹脂FRで封止した後、各領域1aを個別に切り出すことが行われる。

【0095】

図9(a)(b)および図11(a)(b)を参照して、各貫通穴11は、それぞれ、絶縁部材2の厚み方向の1箇所設けられた、貫通穴11の他の部分より開口幅dの小さい、平面形状が長円形の最小穴部11aと、この最小穴部11aより主面21側に向けて開口幅が徐々に大きくなるように形成されて、主面21で長円形に開口された第1の穴部11bと、最小穴部11aより外部接続面22側に向けて開口幅が徐々に大きくなるように形成されて、外部接続面22で長円形に開口された第2の穴部11cとを備えている。

【0096】

また、この貫通穴11は、集合基板1上の、境界線Lによって区画された2つの、半導体素子搭載部材BLとなる領域1aと、その間の、ダイシング等によって除去される領域1bとに跨って形成されている。そして、貫通穴11の内面に導電膜33を形成した際に、最小穴部11aの部分が、導電膜33を形成する導電材料33aの堆積によって埋められて、当該貫通穴11が、図11(a)(b)に示す切り出し前の状態において、集合基板1の厚み方向に閉じられている。

【0097】

そのため、電極層31上に発光素子LE1を実装して封止する際に、蛍光体および／または保護樹脂FRが貫通穴11を介して反対面側に流れ込むことが防止され、例えば集合基板1の、発光素子LE1が搭載された主面21側の特定の領域を限定的に封止する手間を省いて、その全面を蛍光体および／または保護樹脂FRで封止することができるため、発光ダイオード構成部材LE2の小型化をさらに推進することが可能となる。

【0098】

また、ダイシング等によって領域1bを除去して各領域1aを切り出すと、図9(a)(b)および図10(a)(b)に示すように、半導体素子搭載部材BLを構成する絶縁部材2の側面23において、上記第2の穴部11cの内面に形成した導電層33が、開口11dを介して露出される。そのため、露出された導電層33をはんだフィレットの形成部として機能させて、発光ダイオード構成部材LE2を他部材、例えば発光ダイオードLE3のパッケージ7等にはんだ付けによって搭載する際に、形成したはんだフィレットによって外部接続用の電極層32を補助して、実装の信頼性を向上させることが可能となる。

【0099】

図の形状を有する貫通穴11は、やはりサンドブラスト法によって形成するのが好まし

い。すなわち、集合基板 1 の、外部接統面 2 2 となる片面側に、貫通穴 1 1 の開口に対応させて、レジスト膜で保護せずに露出させる領域の形状を長円形として、サンドブラスト法によって、集合基板 1 の露出した領域を、選択的に、厚み方向に穿孔して第 2 の穴部 1 1 c を形成するとともに、主面 2 1 となる反対面側においても、同様に、貫通穴 1 1 の開口に対応させて、レジスト膜で保護せずに露出させる領域の形状を長円形として、サンドブラスト法によって、集合基板 1 の露出した領域を、選択的に、厚み方向に穿孔して第 1 の穴部 1 1 b を形成すると、サンドブラスト法による穿孔の特徴として、穿孔が進むほどその開口寸法が小さくなることから、図 1 1 (a) (b) に示す形状の貫通穴 1 1 が形成される。

【0100】

貫通穴 1 1 の各部の寸法は、先の例と同様の理由で、同様の範囲とするのが好ましい。すなわち、図 9 (a) (b) を参照して、最小穴部 1 1 a の、絶縁部材 2 の厚み方向の形成位置は、主面 2 1 から最小穴部 1 1 a までの距離 h で表して、当該絶縁部材 1 の厚み t_0 の 0. 倍を超え、かつ、2/3 倍以下の範囲であるのが好ましく、絶縁部材 1 の厚み t_0 の 1/2 倍以下であるのがさらに好ましい。また、 $5\mu\text{m} \sim 50\mu\text{m}$ 程度であるのがより一層、好ましい。また、最小穴部 1 1 a の開口幅 d は、 $10 \sim 200\mu\text{m}$ であるのが好ましく、 $50 \sim 150\mu\text{m}$ であるのがさらに好ましく、 $75 \sim 125\mu\text{m}$ であるのがより一層、好ましい。なお、ここで言う開口幅 d とは、矩形状の中央部の両端に、それぞれ半円を繋いだ形状に相当する長円の、両端の半円の中心間を結ぶ中心線と直交する方向に開口された幅を指すこととする。

【0101】

最小穴部 1 1 a の、導電材料 3 3 a によって埋められる、絶縁部材 2 の厚み方向の厚み t_1 は、絶縁部材 1 の厚み t_0 の 1/50 \sim 1/2 倍であるのが好ましく、1/20 \sim 1/5 倍であるのがさらに好ましい。また、貫通穴 1 1 の内面に形成される導電層 3 3 の厚み t_2 は、最小穴部 1 1 a の開口幅 d の 0. 2 \sim 1. 0 倍であるのが好ましく、0. 3 \sim 0. 5 倍であるのがさらに好ましい。

【0102】

貫通穴 1 1 以外の各部の寸法も、先の例と同様の理由で、同様の範囲とするのが好ましい。すなわち、絶縁部材 2 の、主面 2 1 および外部接統面 2 2 の面積は、主面 2 1 に搭載する発光素子 LE 1 の面積（主面 2 1 上への投影面積）の 1. 1 \sim 4 倍であるのが好ましく、1. 3 \sim 3. 5 倍であるのがさらに好ましく、1. 5 \sim 3. 0 倍であるのがより一層、好ましい。また、絶縁部材 2 の厚みは、0. 1 \sim 1 mm とするのが好ましく、0. 2 \sim 0. 5 mm とするのがさらに好ましい。

【0103】

外部接統面 2 2 に設ける電極層 3 2 の面積の合計の、当該外部接統面 2 2 の面積に占める割合は、30% 以上であるのが好ましく、50% 以上であるのがさらに好ましく、70% 以上であるのがより一層、好ましい。また、上記割合は、90% 以下であるのが好ましい。

電極層 3 1、3 2 および導電層 3 3 は、いずれも、従来公知の種々の、導電性に優れた金属材料などによって、湿式めっき法や、あるいは真空蒸着法、スパッタリング法などの物理蒸着法等の、種々のメタライズ法を利用して、単層構造や、2 層以上の多層構造に形成することができる。電極層 3 1 は、少なくともその表面を Ag、Al または Al 合金等によって形成するのが好ましく、電極層 3 2 は、少なくともその表面を Au によって形成するのが好ましい。

【0104】

絶縁部材 2 は、熱伝導率が $10\text{W}/\text{mK}$ 以上、熱膨張係数が $1.0 \times 10^{-6}/^\circ\text{C}$ 以下のセラミックによって形成するのが好ましく、セラミック製の絶縁部材 2 を含むこの例の半導体素子搭載部材 BL は、絶縁部材 2 のもとになるセラミックの前駆体（セラミックグリーンシート等）を焼成して板状の集合基板 1 を形成した後、この集合基板 1 に対して、後加工で、貫通穴 1 1、電極層 3 1、3 2 および導電層 3 3 を形成する工程を経て作製するの

が好ましい。

【0105】

発光ダイオード構成部材LE2は、前記のように、複数個の絶縁部材2を含む大きさを有する集合基板1を複数個の領域1aに区画して、所定の位置に貫通穴11を形成すると共に、片面に電極層31、反対面に電極層32、貫通穴11の内面に導電層33を形成し、さらに、電極層31上に発光素子LE1を搭載して蛍光体および／または保護樹脂FRで封止した後、各領域1aを個別に切り出して半導体素子搭載部材BLを形成すると同時に得ることができる。

【0106】

また、この発光ダイオード構成部材LE2を複数個、基板上に搭載すれば面発光体を構成することができる。また、発光ダイオード構成部材LE2は、発光ダイオードデバイスの最終形態として使用することもできる。例えば、プリント回路基板等の回路基板や、液晶のバックライト構成部材の所望の位置に、リフロー等の方法ではんだ実装して、発光ダイオードとして機能させることもできる。

【0107】

また、図8(b)のパッケージ7の、凹部7aの底面に設けた2つの電極層72上に、はんだ層SL1を介してはんだ付けすることによって搭載すると共に、凹部7aの開口7bを、発光ダイオード構成部材LE2からの光を透過し得る材料にて形成した封止キャップまたはレンズLSで封止すると、発光ダイオードLE3を得ることができる。この際、溶融したはんだの一部が、貫通穴11のうち第2の穴部11cの内面に形成され、絶縁部材2の側面23において露出した導電層33に回り込んではんだフィレットSL2が形成されるため、実装の信頼性が向上する。

【0108】

図12(a)(b)に示すように、貫通穴11は、図6(a)(b)の円形と、図11(a)(b)の長円形とを組み合わせた形状に形成してもよい。すなわち、図の貫通穴11は、半導体素子搭載部材BLとなる隣り合う2つの領域1a内にそれぞれ設けられた、平面形状が円形の2つの最小穴部11aと、この2つの最小穴部11aより主面21側に向けて開口径が徐々に大きくなるように形成されて、主面21で円形に開口された2つの第1の穴部11bと、隣り合う2つの最小穴部11aを繋ぐと共に、この最小穴部11aより外部接続面22側に向けて開口幅が徐々に大きくなるように形成されて、外部接続面22で長円形に開口された1つの第2の穴部11cとを備えている。

【0109】

上記貫通穴11は、やはりサンドブラスト法によって形成するのが好ましい。すなわち、集合基板1の、外部接続面22となる片面側に、貫通穴11の開口に対応させて、レジスト膜で保護せずに露出させる領域の形状を長円形として、サンドブラスト法によって、集合基板1の露出した領域を、選択的に、厚み方向に穿孔して長円形の第2の穴部11cを形成するとともに、主面21となる反対面側においては、貫通穴11の開口に対応させて、レジスト膜で保護せずに露出させる領域の形状を円形として、サンドブラスト法によって、集合基板1の露出した領域を、選択的に、厚み方向に穿孔して、第2の穴部11cの長円の両端にそれぞれ1つずつ、計2つの第1の穴部11bを形成すると、サンドブラスト法による穿孔の特徴として、穿孔が進むほどその開口寸法が小さくなることから、図12(a)(b)に示す形状の貫通穴11が形成される。

【0110】

上記貫通穴11は、その内面に導電膜33を形成した際に、最小穴部11aの部分が、導電膜33を形成する導電材料33aの堆積によって埋められて、切り出し前の集合基板1において厚み方向に閉じられているため、蛍光体および／または保護樹脂FRが貫通穴11を介して反対側に流れ込むのを防止することができる。また、隣り合う領域1a間の領域1bをダイシング等によって除去して、領域1aを個々の絶縁部材として切り出した際には、貫通穴11のうち第2の穴部11cの内面に形成した導電層33が、絶縁部材2の側面23において露出されるため、この導電膜33を、はんだフィレットの形成部とし

て機能させることができる。なお、貫通穴 11 の各部の寸法、およびそれ以外の各部の寸法は、いずれも、先の 2 つの例と同様の理由で、同様の範囲とするのが好ましい。

【0111】

本発明の構成は、以上で説明した各図の例のものには限定されず、本発明の要旨を変更しない範囲で、種々の設計変更を施すことができる。

【図面の簡単な説明】

【0112】

【図 1】本発明の集合基板の、実施の形態の一例としての、撮像素子搭載用の絶縁部材のもとになる集合基板の一部を拡大した平面図である。

【図 2】図 (a) は、上記集合基板における貫通穴の部分を拡大した断面図、図 (b) は、集合基板を切り出した絶縁部材における貫通穴の部分を拡大した断面図である。

【図 3】図 (a) は、絶縁部材の、主面側を示す平面図、図 (b) は、主面上に枠体を接合して形成した半導体素子搭載部材を示す平面図、図 (c) は、絶縁部材の外部接続面側を示す底面図である。

【図 4】半導体素子搭載部材の、絶縁部材の主面上の素子搭載領域に、半導体素子としての撮像素子を搭載すると共に、枠体上に透光性の蓋体を接合して形成した撮像装置の断面図である。

【図 5】本発明の集合基板の、実施の形態の他の例としての、発光素子搭載用の絶縁部材のもとになる集合基板の一部を拡大した平面図である。

【図 6】図 (a) は、上記集合基板における貫通穴の部分を拡大した断面図、図 (b) は、上記集合基板を切り出した絶縁部材における貫通穴の部分を拡大した断面図である。

【図 7】図 (a) は、絶縁部材の、主面側を示す平面図、図 (b) は、外部接続面側を示す底面図である。

【図 8】図 (a) は、半導体素子搭載部材の、絶縁部材の主面に、半導体素子としての発光素子を搭載して、蛍光体および／または保護樹脂で封止した発光ダイオード構成部材を示す断面図、図 (b) は、発光ダイオード構成部材をパッケージに搭載した発光ダイオードを示す断面図である。

【図 9】図 (a) は、本発明の半導体素子搭載部材の、実施の形態の他の例における、貫通穴の部分を拡大した図 10 (a) の V 方向矢視側面図、図 (b) は、貫通穴の内面に導電膜を形成する前の、同じ貫通穴の状態を示す側面図である。

【図 10】図 (a) は、上記例の半導体素子搭載部材の主面側を示す平面図、図 (b) は、外部接続面側を示す底面図である。

【図 11】図 (a) は、上記例の半導体素子搭載部材のもとになる絶縁部材を、集合基板から切り出す前の、貫通穴の部分を拡大した平面図、図 (b) は、図 (a) の B-B 線断面図である。

【図 12】図 (a) は、貫通穴の変形部を拡大した平面図、図 (b) は、図 (a) の B-B 線断面図である。

【符号の説明】

【0113】

- 1 集合基板
- 1 a 領域
- 1 b 領域
- 11 貫通穴
- 11 a 最小穴部
- 2 絶縁部材
- 21 主面
- 22 外部接続面
- 23 側面
- 31 電極層
- 32 電極層

3 3 導電層

3 3 a 導電材料

7 パッケージ

7 a 凹部

7 b 開口

B L 半導体素子搭載部材

F R 蛍光体および／または保護樹脂

L 境界線

L E 1 発光素子

L E 2 発光ダイオード構成部材

L E 3 発光ダイオード

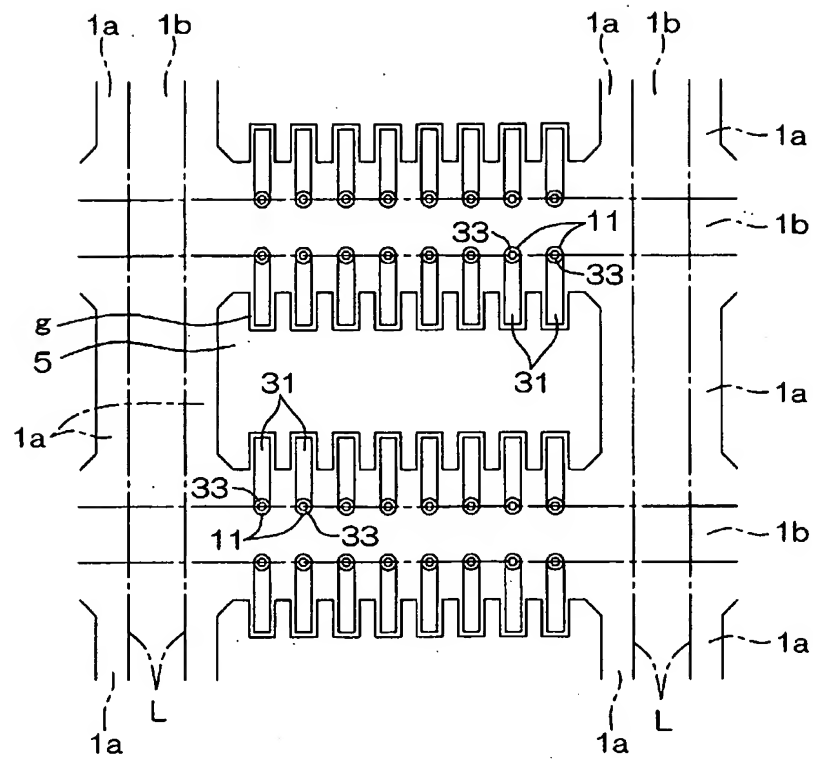
L S 封止キャップまたはレンズ

P E 1 撮像素子

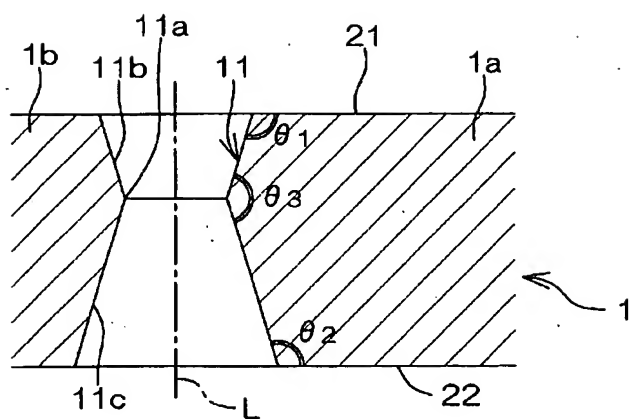
P E 2 撮像装置

【書類名】 図面

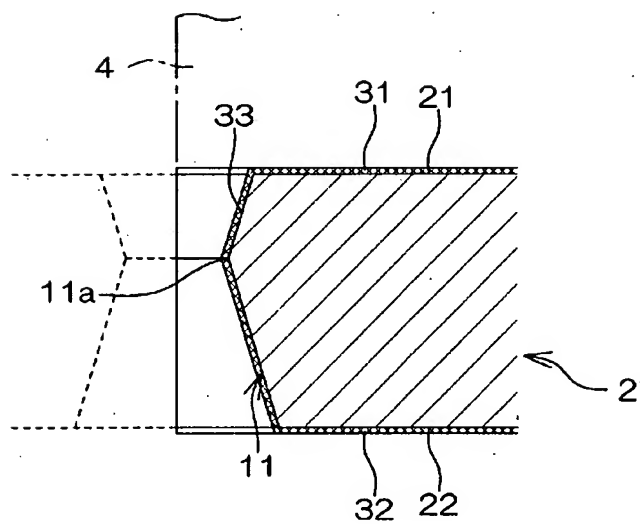
【図 1】

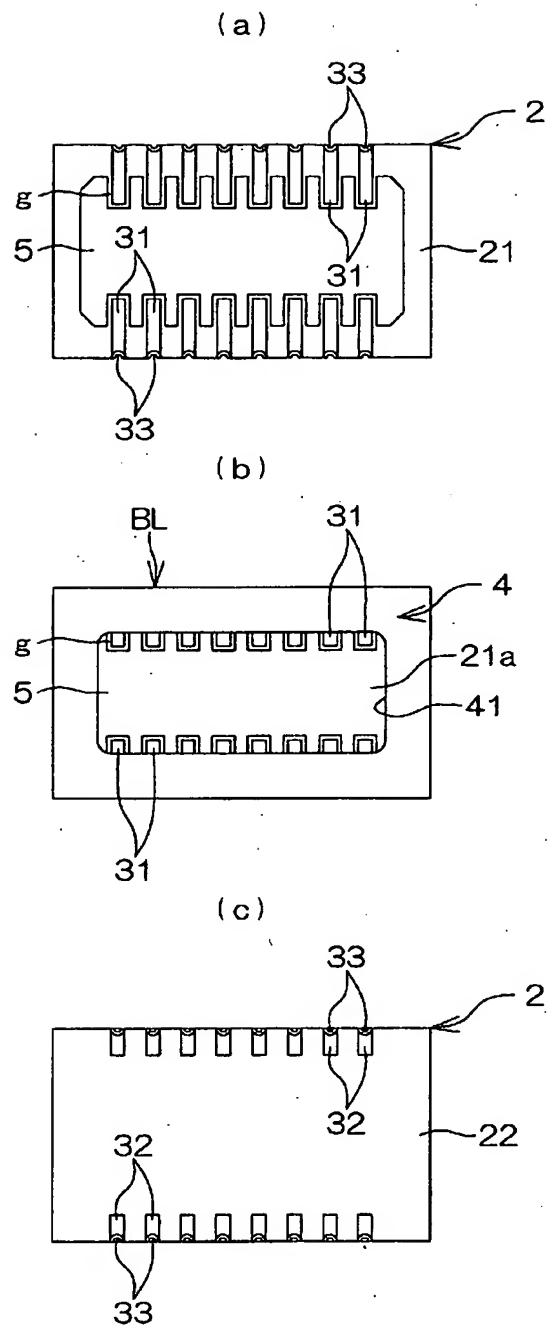


(a)

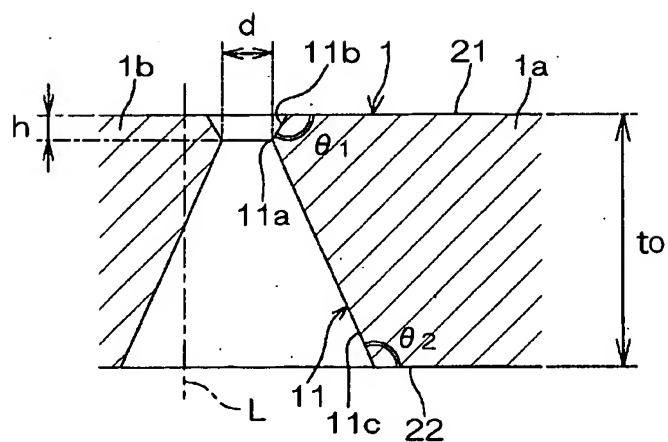


(b)

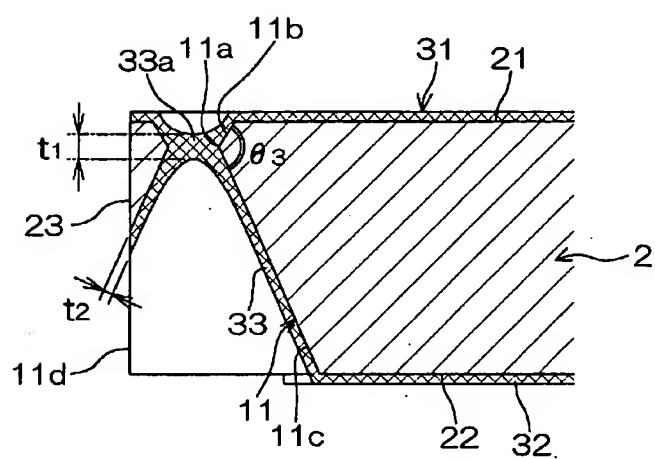




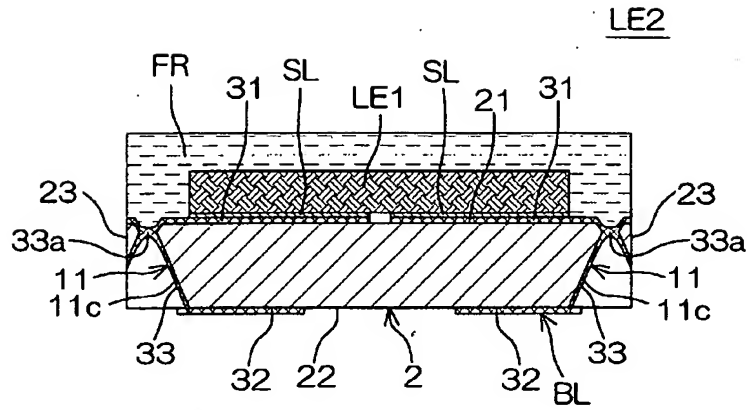
(a)



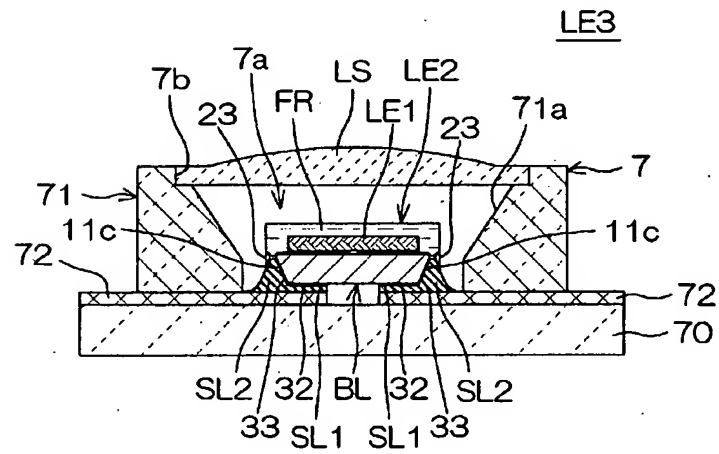
(b)

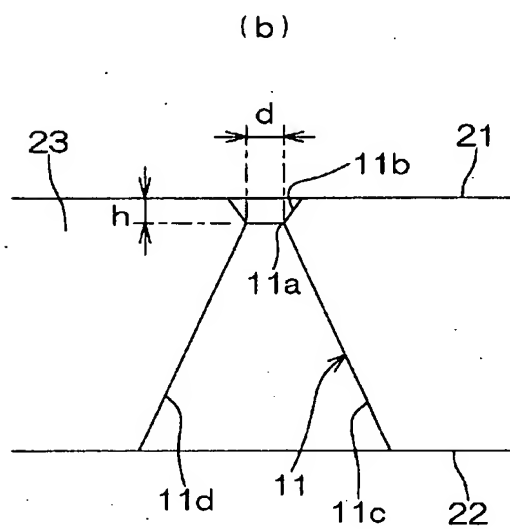
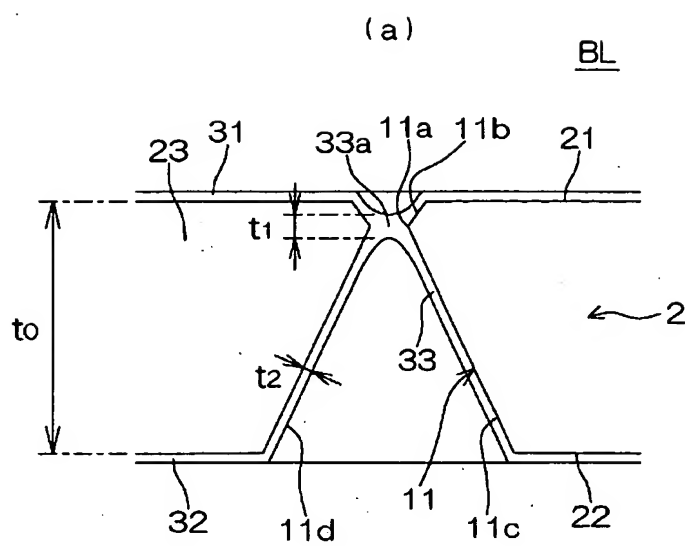


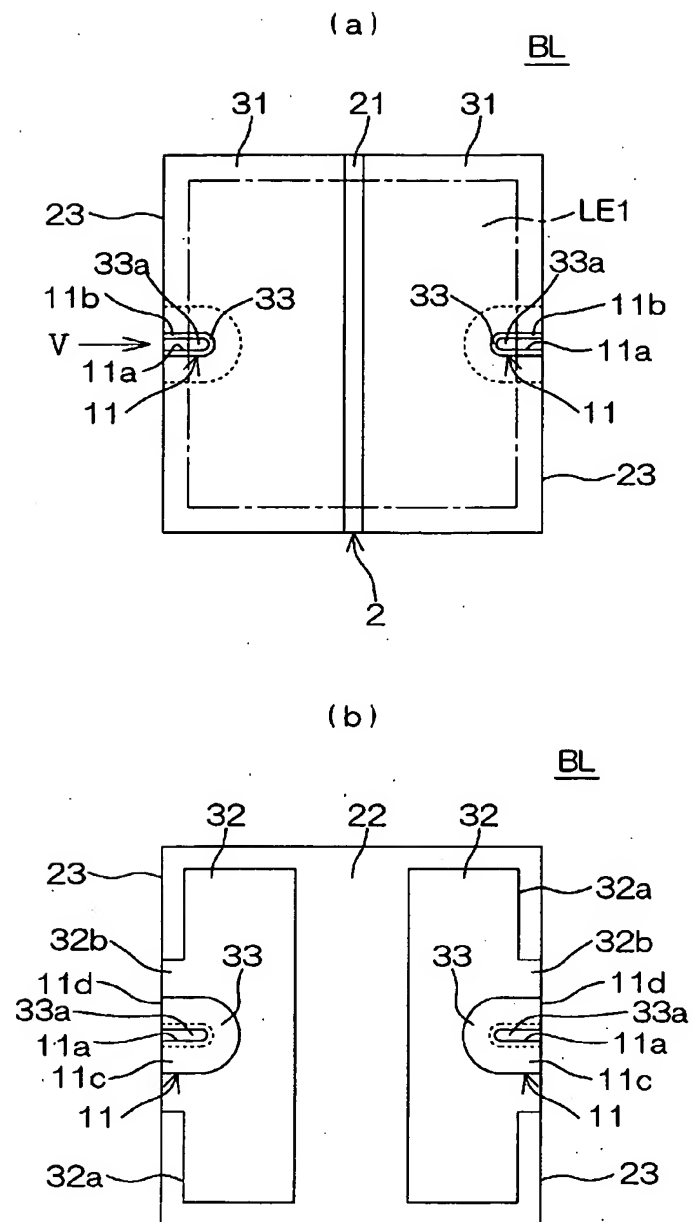
(a)

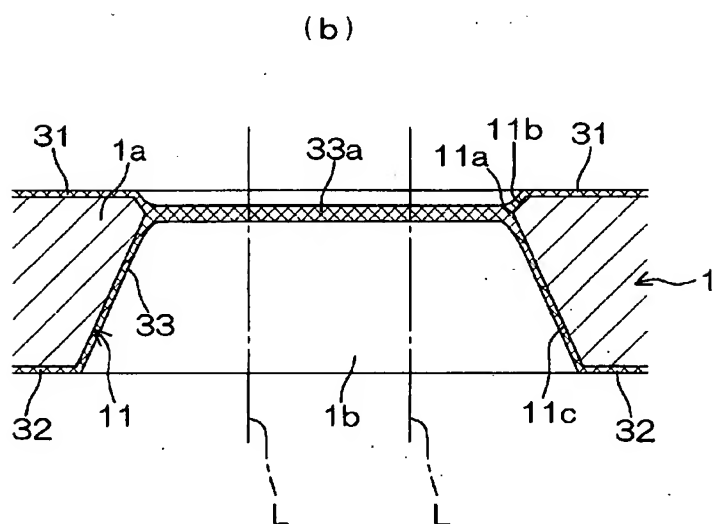
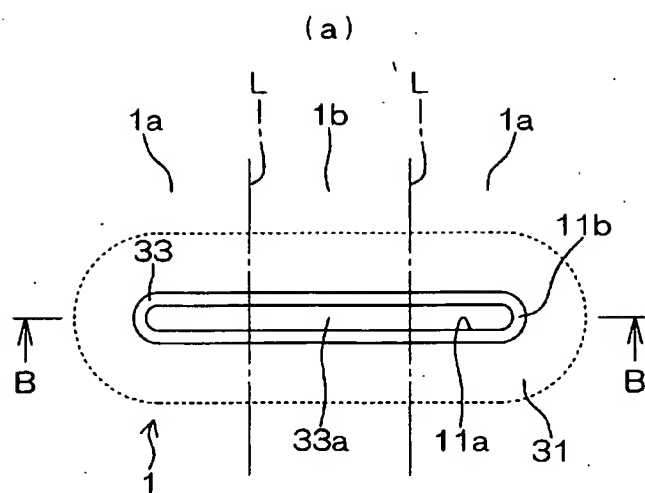


(b)

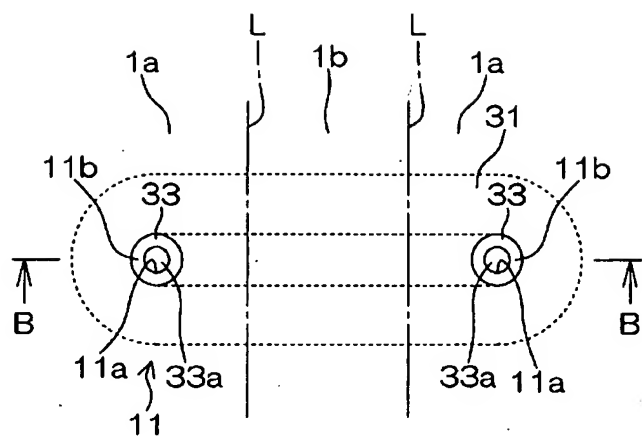




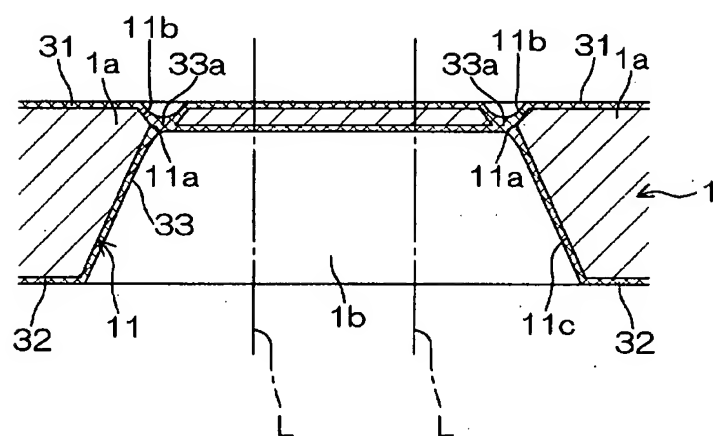




(a)



(b)



【書類名】 要約書

【要約】

【課題】 セラミックグリーンシートを焼成した後、貫通穴 1 1 を形成して製造され、貫通穴 1 1 内に形成される導電層 3 3 と、主面 2 1、外部接続面 2 2 に形成される電極層 3 1、3 2 とを確実に接続できる集合基板 1 と、この集合基板 1 を、各領域 1 a ごとに切り出した絶縁部材 2 を用いて形成される半導体素子搭載部材 B L と、当該半導体素子搭載部材 B L を用いて形成される撮像装置 P E 2、発光ダイオード構成部材 L E 2、および発光ダイオード L E 3 とを提供する。

【解決手段】 集合基板 1 は、両面の電極層 3 1、3 2 を繋ぐ導電層 3 3 を、途中で最小穴部 1 1 a を有し、その上下がテーパ状に形成された貫通穴 1 1 の内面に形成した。半導体素子搭載部材 B L は、集合基板 1 を切り出した絶縁部材 2 を備える。撮像装置 P E 2 は、絶縁部材 2 の、主面 2 1 側に接合した枠体 4 で囲まれた領域に、撮像素子 P E 1 を搭載して、蓋体 F L で閉じた。発光ダイオード構成部材 L E 2 は、最小穴部 1 1 a を導電材料 3 3 a で埋めた絶縁部材 2 の主面 2 1 に発光素子 L E 1 を搭載して、蛍光体および／または保護樹脂 F R で封止した。発光ダイオード L E 3 は、発光ダイオード構成部材 L E 2 をパッケージ 7 に搭載した。

【選択図】 図 1

【書類名】 手続補正書
【整理番号】 108222
【提出日】 平成17年 3月 4日
【あて先】 特許庁長官殿
【事件の表示】
 【出願番号】 特願2005- 47481
【補正をする者】
 【識別番号】 000220103
 【氏名又は名称】 株式会社アライドマテリアル
【代理人】
 【識別番号】 100087701
 【弁理士】
 【氏名又は名称】 稲岡 耕作
【手続補正1】
 【補正対象書類名】 特許願
 【補正対象項目名】 委任状
 【補正方法】 追加
 【補正の内容】
 【提出物件の目録】
 【物件名】 委任状 1

委 任 状



136

平成17年 2月 23日

私（私ども）は、

識別番号 100087701 弁理士 稲岡耕作 氏、
識別番号 100101328 弁理士 川崎実夫 氏、
識別番号 100103517 弁理士 岡本寛之 氏、
識別番号 100075328 弁理士 畑岸義夫 氏、
識別番号 100110799 弁理士 丸山温道 氏、
識別番号 100112896 弁理士 松井宏記 氏、
識別番号 100129643 弁理士 皆川祐一 氏

を代理人と定め、下記事項を委任します。

－記－

1. 特願2004-231085および特願2005-47481
に関する手続
2. 上記出願に基づく特許法第41条第1項又は実用新案法第8条第1項の規定に
よる優先権の主張及びその取下げ
3. 上記出願に関する出願の変更、出願の放棄及び出願の取下げ
4. 上記出願に関する出願公開の請求
5. 上記出願に関する拒絶査定に対する審判の請求
6. 上記出願に関する補正の却下の決定に対する審判の請求
7. 上記出願に係る特許権、実用新案権、意匠権、商標権又は防護標章登録に基づ
く権利に関する手続並びにこれらの権利の放棄
8. 上記（出願に係る）特許に対する特許異議の申立て又は実用新案登録若しくは
商標（防護標章）登録に対する登録異議の申立てに関する手続
9. 上記出願に係る特許、特許権の存続期間の延長登録、実用新案登録、意匠登録、
商標登録、防護標章登録又は商標権（防護標章登録に基づく権利）の存続期間更
新登録に対する無効審判の請求に関する手続
10. 上記出願に係る特許に関する訂正の審判の請求
11. 上記出願に係る商標登録に対する取消しの審判の請求に関する手続
12. 上記各項の手続に関する請求の取下げ、申請の取下げ及び申立ての取下げ
13. 上記各項に関する行政不服審査法に基づく諸手続
14. 上記各項の手続に関する復代理人の選任及び解任

住所（居所） 東京都台東区北上野ニ丁目23番5号

氏名（名称） 株式会社 アライトマテリアル

代表者 南 敦



出願人履歴

000220103

20001016

名称変更

東京都台東区北上野二丁目23番5号
株式会社アライドマテリアル